

負荷検出機能付き、 USB充電ポート・コントローラおよびパワー・スイッチ

特長

- D+/D- CDP/DCPモード：USBバッテリー充電仕様1.2に準拠
- D+/D- 短絡モード：中国電気通信業界標準YD/T 1591-2009に準拠
- D+/D- デバイダ・モード (2.0V/2.7V および 2.7/2.0V)：1A および 2A の Apple モバイル・デジタル・デバイスに対応
- 接続されたデバイスに対してD+/D- モードを自動選択
- スリープ・モード充電およびマウス/キーボード(低速のみ)ウェイクアップをサポート
- 負荷検出機能：電源制御 (S4/S5充電時) およびポート電力管理 (すべての充電モード) の両方に対応
- USB 2.0 および 3.0 のパワー・スイッチ要件に対応
- 73mΩ (typ) のハイサイドMOSFET
- 可変電流制限：最大3.0A (typ)
- 動作範囲：4.5V~5.5V
- TPS2540/40A とドロップイン互換
- 16ピンQFN (3 × 3) パッケージで供給
- UL認定済み、CBファイルNo. E169910

アプリケーション

- USBポート (ホストおよびハブ)
- ノートパソコン、デスクトップ・パソコン
- ユニバーサルACアダプタ

概要

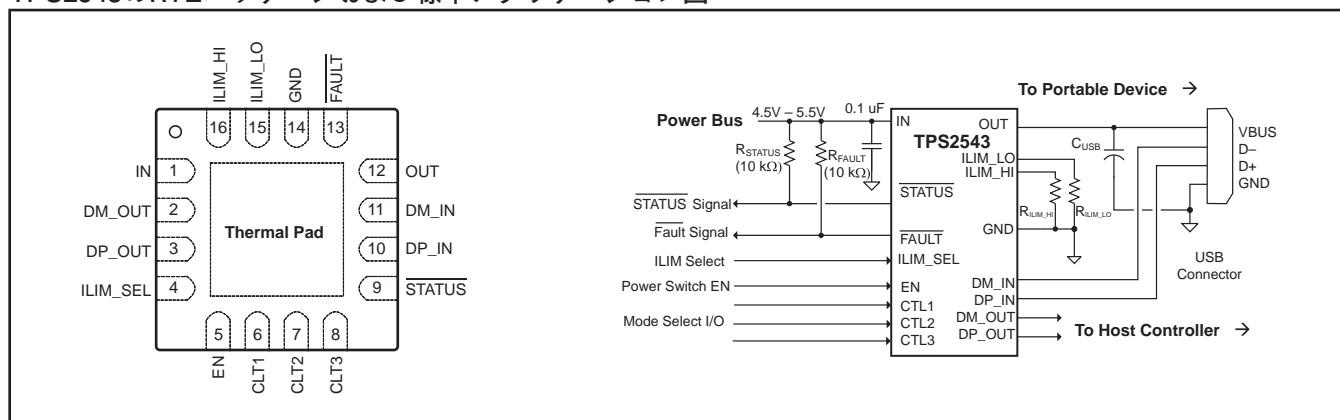
TPS2543は、USB 2.0高速データ・ライン (D+/D-) スイッチを内蔵した、USB充電ポート・コントローラおよびパワー・スイッチです。D+/D-上に電気的シグネチャを提供することで、以下の充電方式をサポートします。

- ・ USBバッテリー充電仕様1.2
- ・ 中国電気通信標準YD/T 1591-2009
- ・ AppleのiPod、iPhone (1A)、およびiPad (2A) モバイル・デジタル・デバイスに対応したデバイダ・モード⁽¹⁾

TPS2543は、接続されたデバイスの充電に必要なD+/D-モードを自動的に選択するよう構成されています。また、STATUSピンを通した負荷検出により、S4/S5充電時の電源制

(1) Apple、iPod、iPhone、およびiPadは、米国およびその他の国におけるApple Inc.の登録商標です。

TPS2543のRTEパッケージおよび標準アプリケーション図



この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ (日本TI) が英文から和文へ翻訳して作成したものです。資料によっては正規英語版資料の更新に対応していないものがあります。日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。

御、およびマルチポート・アプリケーションでのポート電力管理機能の両方をサポートします。さらに、TPS2543では、マウス/キーボード(低速のみ)によるシステムのウェイクアップ(S3から)が完全にサポートされています。

TPS2543の73mΩパワー・ディストリビューション・スイッチは、大きな容量性負荷や短絡が発生する可能性のあるアプリケーション向けに設計されています。2つのプログラミング可能な電流スレッシュホールドにより、電流制限や負荷検出スレッシュホールドの設定に柔軟性が得られます。



静電気放電対策

これらのデバイスは、限定的なESD(静電破壊)保護機能を内蔵しています。保存時または取り扱い時に、MOSゲートに対する静電破壊を防止するために、リード線どうしを短絡しておくか、デバイスを導電性のフォームに入れる必要があります。

製品情報⁽¹⁾

T _A	パッケージ	デバイス	捺印
-40°C ~ 125°C	QFN16	TPS2543	2543

(1) 最新のパッケージおよびご注文情報については、このデータシートの巻末にある「付録：パッケージ・オプション」を参照するか、TIのWebサイト(www.ti.comまたはwww.tij.co.jp)をご覧ください。

絶対最大定格⁽¹⁾

動作温度範囲内、電圧はGNDを基準とします(特に記述のない限り)

		LIMIT	単位
Voltage range	IN, EN, ILIM_LO, ILIM_HI, FAULT, STATUS, ILIM_SEL, CTL1, CTL2, CTL3, OUT	-0.3 ~ 7	V
	IN to OUT	-7 ~ 7	
	DP_IN, DM_IN, DP_OUT, DM_OUT	-0.3 ~ (IN + 0.3) or 5.7	
Input clamp current	DP_IN, DM_IN, DP_OUT, DM_OUT	±20	mA
Continuous current in SDP or CDP mode	DP_IN to DP_OUT or DM_IN to DM_OUT	±100	mA
Continuous current in BC1.2 DCP mode	DP_IN to DM_IN	±50	mA
Continuous output current	OUT	Internally limited	
Continuous output sink current	FAULT, STATUS	25	mA
Continuous output source current	ILIM_LO, ILIM_HI	Internally limited	mA
ESD rating	HBM	2	kV
	HBM wrt GND and each other, DP_IN, DM_IN	8	
	CDM	500	V
Operating junction temperature, T _J		-40 to Internally limited	°C

(1) 絶対最大定格以上のストレスは、製品に恒久的・致命的なダメージを与えることがあります。これはストレスの定格のみについて示してあり、このデータシートの「推奨動作条件」に示された値を越える状態での本製品の機能動作は含まれていません。絶対最大定格の状態に長時間置くと、本製品の信頼性に影響を与えることがあります。

熱特性について

THERMAL METRIC ⁽¹⁾		TPS2543 RTE (16 PIN)	単位
θ _{JA}	Junction-to-ambient thermal resistance	53.4	°C/W
θ _{JCtop}	Junction-to-case (top) thermal resistance	51.4	
θ _{JB}	Junction-to-board thermal resistance	17.2	
ψ _{JT}	Junction-to-top characterization parameter	3.7	
ψ _{JB}	Junction-to-board characterization parameter	20.7	
θ _{JCbot}	Junction-to-case (bottom) thermal resistance	3.9	

(1) 従来の熱特性パラメータと新しい熱特性パラメータの詳細については、アプリケーション・レポート「IC Package Thermal Metrics」(SPRA953)を参照してください。

推奨動作条件

電圧はGNDを基準とします(特に記述のない限り)

		MIN	NOM	MAX	単位
V_{IN}	Input voltage, IN	4.5		5.5	V
	Input voltage, logic-level inputs, EN, CTL1, CTL2, CTL3, ILIM_SEL	0		5.5	V
	Input voltage, data line inputs, DP_IN, DM_IN, DP_OUT, DM_OUT	0		V_{IN}	V
V_{IH}	High-level input voltage, EN, CTL1, CTL2, CTL3, ILIM_SEL	1.8			V
V_{IL}	Low-level input voltage, EN, CTL1, CTL2, CTL3, ILIM_SEL			0.8	V
	Continuous current, data line inputs, SDP or CDP mode, DP_IN to DP_OUT, DM_IN to DM_OUT			± 30	mA
	Continuous current, data line inputs, BC1.2 DCP mode, DP_IN to DM_IN			± 15	mA
I_{OUT}	Continuous output current, OUT	0		2.5	A
	Continuous output sink current, FAULT, STATUS	0		10	mA
R_{ILIM_XX}	Current-limit set resistors	16.9		750	k Ω
T_J	Operating virtual junction temperature	-40		125	$^{\circ}\text{C}$

電気的特性

特に記述のない限り： $-40 \leq T_J \leq 125^{\circ}\text{C}$ 、 $4.5\text{V} \leq V_{IN} \leq 5.5\text{V}$ 、 $V_{EN} = V_{IN}$ 、 $V_{ILIM_SEL} = V_{IN}$ 、 $V_{CTL1} = V_{CTL2} = V_{CTL3} = V_{IN}$ 。 $R_{FAULT} = R_{STATUS} = 10\text{k}\Omega$ 、 $R_{ILIM_HI} = 20\text{k}\Omega$ 、 $R_{ILIM_LO} = 80.6\text{k}\Omega$ 。
ピンに流れ込む方向が正電流です。標準値は 25°C での値です。すべての電圧はGNDを基準とします。

パラメータ	テスト条件	MIN	TYP	MAX	単位
POWER SWITCH					
$R_{DS(on)}$ On resistance ⁽¹⁾	$T_J = 25^{\circ}\text{C}$, $I_{OUT} = 2\text{ A}$		73	84	m Ω
	$-40^{\circ}\text{C} \leq T_J \leq 85^{\circ}\text{C}$, $I_{OUT} = 2\text{ A}$		73	105	
	$-40^{\circ}\text{C} \leq T_J \leq 125^{\circ}\text{C}$, $I_{OUT} = 2\text{ A}$		73	120	
t_r OUT voltage rise time	$V_{IN} = 5\text{ V}$, $C_L = 1\ \mu\text{F}$, $R_L = 100\ \Omega$	0.7	1.0	1.60	ms
t_f OUT voltage fall time	(図23、図24 参照)	0.2	0.35	0.5	
t_{on} OUT voltage turn-on time	$V_{IN} = 5\text{ V}$, $C_L = 1\ \mu\text{F}$, $R_L = 100\ \Omega$		2.7	4	ms
t_{off} OUT voltage turn-off time	(図23、図25 参照)		1.7	3	
I_{REV} Reverse leakage current	$V_{OUT} = 5.5\text{ V}$, $V_{IN} = V_{EN} = 0\text{ V}$, $-40 \leq T_J \leq 85^{\circ}\text{C}$, Measure I_{OUT}			2	μA
DISCHARGE					
R_{DCHG} OUT discharge resistance	$V_{OUT} = 4\text{ V}$, $V_{EN} = 0\text{ V}$	400	500	630	Ω
t_{DCHG} OUT discharge hold time	Time $V_{OUT} < 0.7\text{ V}$ (図26 参照)	205	310	450	ms

(1) パルス・テスト手法により、接合部温度を周囲温度に近い値に保持しています。熱による影響を別途考慮する必要があります。

電気的特性

特に記述のない限り： $-40 \leq T_J \leq 125^\circ\text{C}$ 、 $4.5\text{V} \leq V_{\text{IN}} \leq 5.5\text{V}$ 、 $V_{\text{EN}} = V_{\text{IN}}$ 、 $V_{\text{ILIM_SEL}} = V_{\text{IN}}$ 、 $V_{\text{CTL1}} = V_{\text{CTL2}} = V_{\text{CTL3}} = V_{\text{IN}}$ 、 $R_{\text{FAULT}} = R_{\text{STATUS}} = 10\text{k}\Omega$ 、 $R_{\text{ILIM_HI}} = 20\text{k}\Omega$ 、 $R_{\text{ILIM_LO}} = 80.6\text{k}\Omega$ 。
ピンに流れ込む方向が正電流です。標準値は 25°C での値です。すべての電圧はGNDを基準とします。

パラメータ		テスト条件	MIN	TYP	MAX	単位
EN, ILIMSEL, CTL1, CTL2, CTL3 INPUTS						
	Input pin rising logic threshold voltage		1	1.35	1.70	V
	Input pin falling logic threshold voltage		0.85	1.15	1.45	
	Hysteresis ⁽²⁾			200		mV
	Input current	Pin voltage = 0 V or 5.5 V	-0.5		0.5	μA
ILIMSEL CURRENT LIMIT						
I_{OS}	OUT short circuit current limit ⁽³⁾	$V_{\text{ILIM_SEL}} = 0\text{V}$, $R_{\text{ILIM_LO}} = 210\text{k}\Omega$	205	240	275	mA
		$V_{\text{ILIM_SEL}} = 0\text{V}$, $R_{\text{ILIM_LO}} = 80.6\text{k}\Omega$	575	625	680	
		$V_{\text{ILIM_SEL}} = 0\text{V}$, $R_{\text{ILIM_LO}} = 22.1\text{k}\Omega$	2120	2275	2430	
		$V_{\text{ILIM_SEL}} = V_{\text{IN}}$, $R_{\text{ILIM_HI}} = 20\text{k}\Omega$	2340	2510	2685	
		$V_{\text{ILIM_SEL}} = V_{\text{IN}}$, $R_{\text{ILIM_HI}} = 16.9\text{k}\Omega$	2770	2970	3170	
t_{IOS}	Response time to OUT short-circuit ⁽²⁾	$V_{\text{IN}} = 5.0\text{V}$, $R = 0.1\Omega$, lead length = 2 inches (図27 参照)		1.5		μs
SUPPLY CURRENT						
$I_{\text{IN_OFF}}$	Disabled IN supply current	$V_{\text{EN}} = 0\text{V}$, $V_{\text{OUT}} = 0\text{V}$, $-40 \leq T_J \leq 85^\circ\text{C}$			2	μA
$I_{\text{IN_ON}}$	Enabled IN supply current	$V_{\text{CTL1}} = V_{\text{CTL2}} = V_{\text{IN}}$, $V_{\text{CTL3}} = 0\text{V}$ or V_{IN} , $V_{\text{ILIM_SEL}} = 0\text{V}$		155	210	μA
		$V_{\text{CTL1}} = V_{\text{CTL2}} = V_{\text{IN}}$, $V_{\text{CTL3}} = 0\text{V}$, $V_{\text{ILIM_SEL}} = V_{\text{IN}}$		175	230	
		$V_{\text{CTL1}} = V_{\text{CTL2}} = V_{\text{IN}}$, $V_{\text{CTL3}} = V_{\text{IN}}$, $V_{\text{ILIM_SEL}} = V_{\text{IN}}$		185	240	
		$V_{\text{CTL1}} = 0\text{V}$, $V_{\text{CTL2}} = V_{\text{CTL3}} = V_{\text{IN}}$		205	260	
UNDERVOLTAGE LOCKOUT						
V_{UVLO}	IN rising UVLO threshold voltage		3.9	4.1	4.3	V
	Hysteresis ⁽²⁾			100		mV
FAULT						
	Output low voltage	$\overline{I_{\text{FAULT}}} = 1\text{mA}$			100	mV
	Off-state leakage	$\overline{V_{\text{FAULT}}} = 6.5\text{V}$			1	μA
	Over current FAULT rising and falling deglitch		5	8.2	12	ms
STATUS						
	Output low voltage	$\overline{I_{\text{STATUS}}} = 1\text{mA}$			100	mV
	Off-state leakage	$\overline{V_{\text{STATUS}}} = 6.5\text{V}$			1	μA
THERMAL SHUTDOWN						
	Thermal shutdown threshold		155			$^\circ\text{C}$
	Thermal shutdown threshold in current-limit		135			
	Hysteresis ⁽²⁾			20		

(2) これらのパラメータは参考として示すものであり、TIの製品保証を目的としたTIの公開デバイス仕様に含まれるものではありません。

(3) パルス・テスト手法により、接合部温度を周囲温度に近い値に保持しています。熱による影響を別途考慮する必要があります。

電気的特性：高帯域幅スイッチ

特に記述のない限り： $-40 \leq T_J \leq 125^\circ\text{C}$ 、 $4.5\text{V} \leq V_{IN} \leq 5.5\text{V}$ 、 $V_{EN} = V_{IN}$ 、 $V_{ILIM_SEL} = V_{IN}$ 、 $V_{CTL1} = V_{CTL2} = V_{CTL3} = V_{IN}$ 。 $R_{FAULT} = R_{STATUS} = 10\text{k}\Omega$ 、 $R_{ILIM_HI} = 20\text{k}\Omega$ 、 $R_{ILIM_LO} = 80.6\text{k}\Omega$ 。
ピンに流れ込む方向が正電流です。標準値は25°Cでの値です。すべての電圧はGNDを基準とします。

パラメータ		テスト条件	MIN	TYP	MAX	単位
HIGH-BANDWIDTH ANALOG SWITCH						
DP/DM switch on resistance		$V_{DP/DM_OUT} = 0\text{ V}$, $I_{DP/DM_IN} = 30\text{ mA}$	2	4		Ω
		$V_{DP/DM_OUT} = 2.4\text{ V}$, $I_{DP/DM_IN} = -15\text{ mA}$	3	6		
Switch resistance mismatch between DP / DM channels		$V_{DP/DM_OUT} = 0\text{ V}$, $I_{DP/DM_IN} = 30\text{ mA}$	0.05	0.15		Ω
		$V_{DP/DM_OUT} = 2.4\text{ V}$, $I_{DP/DM_IN} = -15\text{ mA}$	0.05	0.15		
DP/DM switch off-state capacitance ⁽¹⁾		$V_{EN} = 0\text{ V}$, $V_{DP/DM_IN} = 0.3\text{ V}$, $V_{ac} = 0.6\text{ V}_{pk-pk}$, $f = 1\text{ MHz}$	3	3.6		pF
DP/DM switch on-state capacitance ⁽²⁾		$V_{DP/DM_IN} = 0.3\text{ V}$, $V_{ac} = 0.6\text{ V}_{pk-pk}$, $f = 1\text{ MHz}$	5.4	6.2		pF
O _{IRR}	Off-state isolation ⁽³⁾	$V_{EN} = 0\text{ V}$, $f = 250\text{ MHz}$	33			dB
X _{TALK}	On-state cross channel isolation ⁽³⁾	$f = 250\text{ MHz}$	52			dB
	Off state leakage current	$V_{EN} = 0\text{ V}$, $V_{DP/DM_IN} = 3.6\text{ V}$, $V_{DP/DM_OUT} = 0\text{ V}$, measure I_{DP/DM_OUT}	0.1	1.5		μA
BW	Bandwidth (-3dB) ⁽³⁾	$R_L = 50\ \Omega$	2.6			GHz
t _{pd}	Propagation delay ⁽³⁾		0.25			ns
t _{sk}	Skew between opposite transitions of the same port (t _{PHL} - t _{PLH})		0.1	0.2		ns

(1) GNDに対して寄生容量に直列な抵抗は、標準で250 Ω です。

(2) GNDに対して寄生容量に直列な抵抗は、標準で150 Ω です。

(3) これらのパラメータは参考として示すものであり、TIの製品保証を目的としたTIの公開デバイス仕様に含まれるものではありません。

電気的特性：充電コントローラ

特に記述のない限り： $-40 \leq T_J \leq 125^\circ\text{C}$ 、 $4.5\text{V} \leq V_{\text{IN}} \leq 5.5\text{V}$ 、 $V_{\text{EN}} = V_{\text{IN}}$ 、 $V_{\text{ILIM_SEL}} = V_{\text{IN}}$ 、 $V_{\text{CTL1}} = 0\text{V}$ 、 $V_{\text{CTL2}} = V_{\text{CTL3}} = V_{\text{IN}}$ 。 $R_{\text{FAULT}} = R_{\text{STATUS}} = 10\text{k}\Omega$ 、 $R_{\text{ILIM_HI}} = 20\text{k}\Omega$ 、 $R_{\text{ILIM_LO}} = 80.6\text{k}\Omega$ 。
ピンに流れ込む方向が正電流です。標準値は 25°C での値です。すべての電圧はGNDを基準とします。

パラメータ		テスト条件	MIN	TYP	MAX	単位
SHORTED MODE		VCTL1 = VIN, VCTL2 = VCTL3 = 0V				
DP_IN / DM_IN shorting resistance			125	200		Ω
DIVIDER1 MODE						
DP_IN Divider1 output voltage			1.9	2.0	2.1	V
DM_IN Divider1 output voltage			2.57	2.7	2.84	V
DP_IN output impedance			8	10.5	12.5	$\text{k}\Omega$
DM_IN output impedance			8	10.5	12.5	$\text{k}\Omega$
DIVIDER2 MODE		IOUT = 1A				
DP_IN Divider2 output voltage			2.57	2.7	2.84	V
DM_IN Divider2 output voltage			1.9	2.0	2.1	V
DP_IN output impedance			8	10.5	12.5	$\text{k}\Omega$
DM_IN output impedance			8	10.5	12.5	$\text{k}\Omega$
CHARGING DOWNSTREAM PORT		VCTL1 = VCTL2 = VCTL3 = VIN				
$V_{\text{DM_SRC}}$	DM_IN CDP output voltage	$V_{\text{DP_IN}} = 0.6\text{V}$, $-250\ \mu\text{A} < I_{\text{DM_IN}} < 0\ \mu\text{A}$	0.5	0.6	0.7	V
$V_{\text{DAT_REF}}$	DP_IN rising lower window threshold for $V_{\text{DM_SRC}}$ activation		0.25		0.4	V
	Hysteresis ⁽¹⁾			50		mV
$V_{\text{LGC_SRC}}$	DP_IN rising upper window threshold for $V_{\text{DM_SRC}}$ de-activation		0.8		1	V
	hysteresis ⁽¹⁾			100		mV
$I_{\text{DP_SINK}}$	DP_IN sink current	$V_{\text{DP_IN}} = 0.6\text{V}$	40	70	100	μA
LOAD DETECT – NON POWER WAKE		VCTL1 = VCTL2 = VCTL3 = VIN				
I_{LD}	IOUT rising load detect current threshold		635	700	765	mA
	hysteresis ⁽¹⁾			50		mA
$t_{\text{LD_SET}}$	Load detect set time		140	200	275	ms
	Load detect reset time		1.9	3	4.2	s
LOAD DETECT – POWER WAKE		VCTL1 = VCTL2 = 0V, VCTL3 = VIN				
$I_{\text{OS_PW}}$	Power wake short circuit current limit		32	55	78	mA
	I_{OUT} falling power wake reset current detection threshold		23	45	67	mA
	Reset current hysteresis ⁽¹⁾			5		mA
	Power wake reset time		10.7	15	20.6	s

(1) これらのパラメータは参考として示すものであり、TIの製品保証を目的としたTIの公開デバイス仕様に含まれるものではありません。

標準的特性

パワー・スイッチのオン抵抗 対 温度

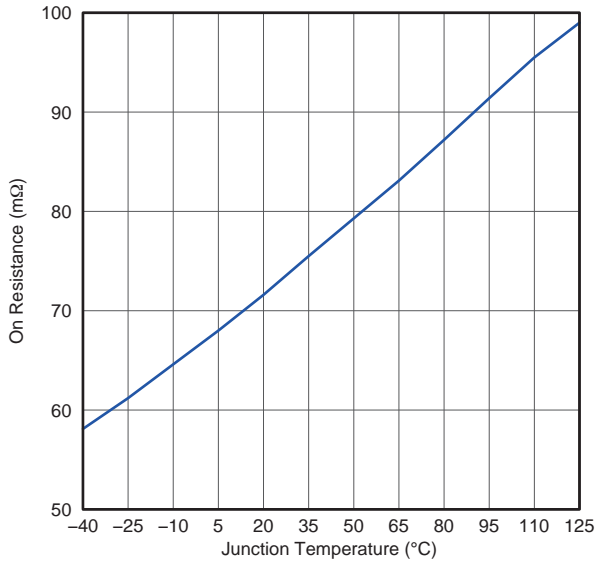


図 1

逆方向リーク電流 対 温度

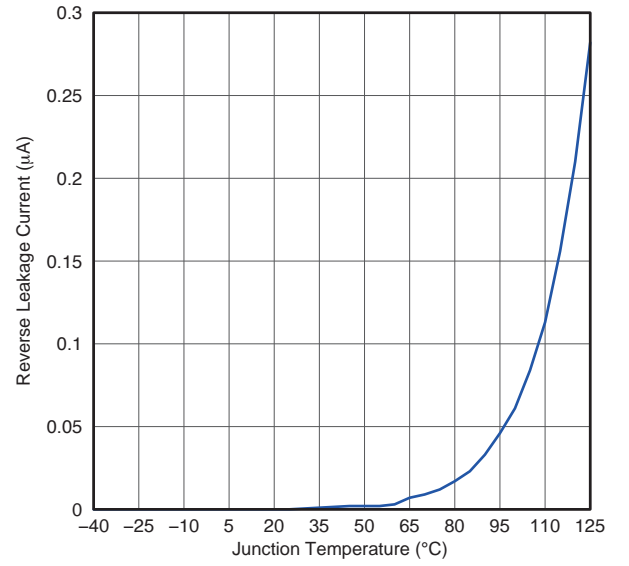


図 2

OUT放電抵抗 対 温度

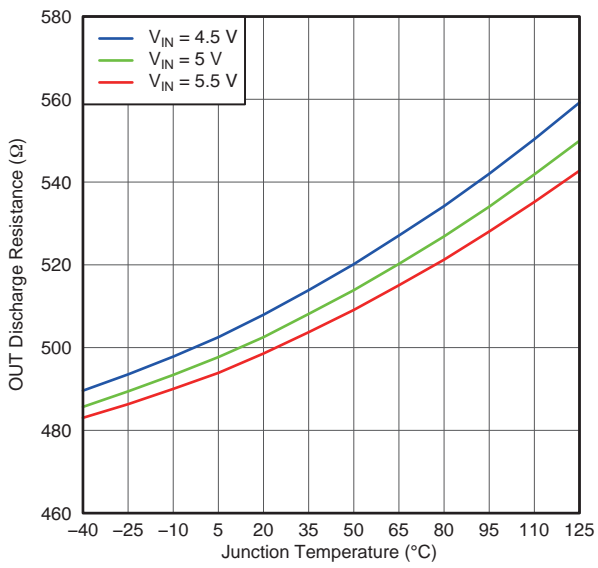


図 3

OUT短絡電流制限 対 温度

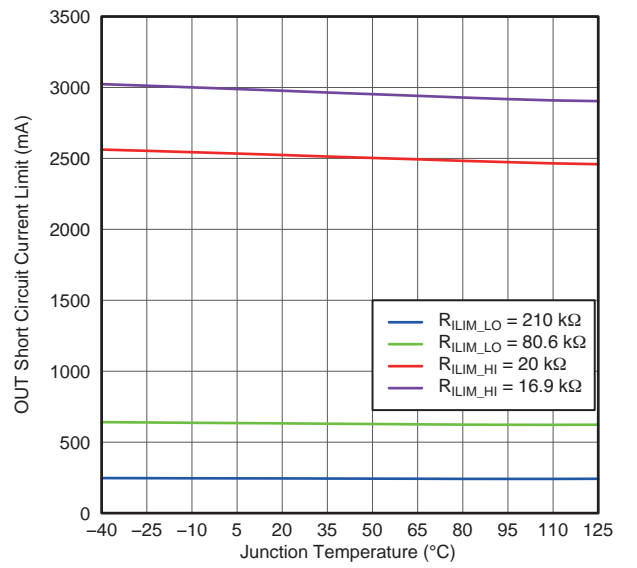


図 4

標準的特性

ディスエーブル時IN消費電流 対 温度

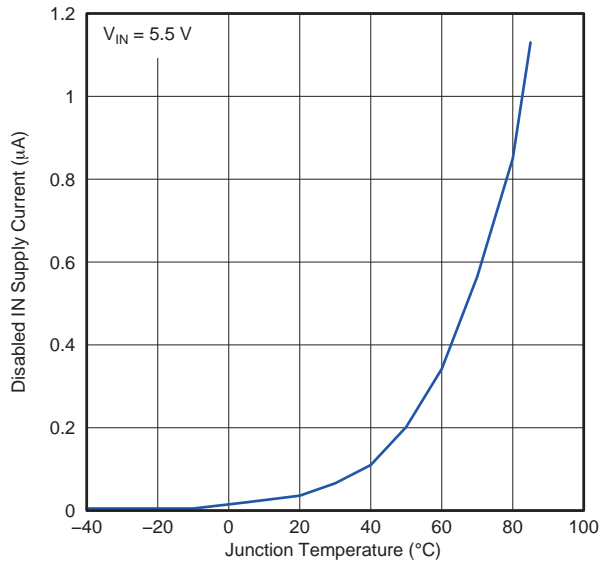


図 5

イネーブル時IN消費電流 - SDP 対 温度

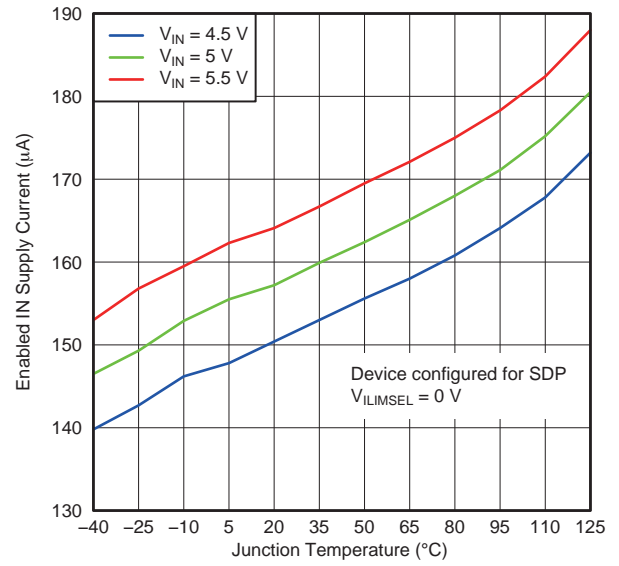


図 6

イネーブル時IN消費電流 - CDP 対 温度

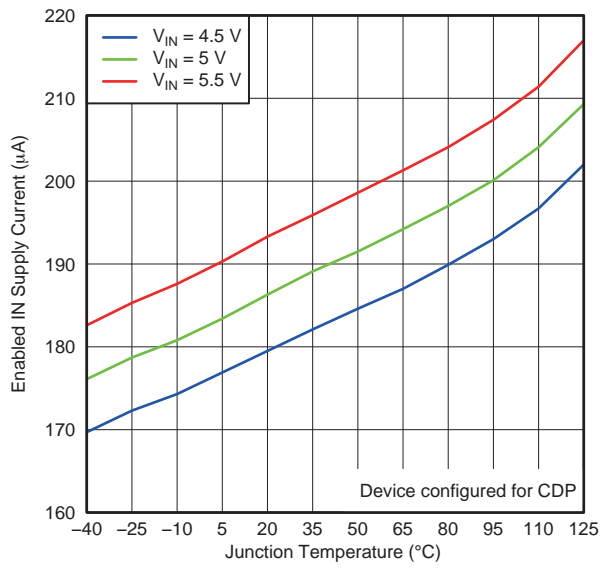


図 7

イネーブル時IN消費電流 - DCP自動 対 温度

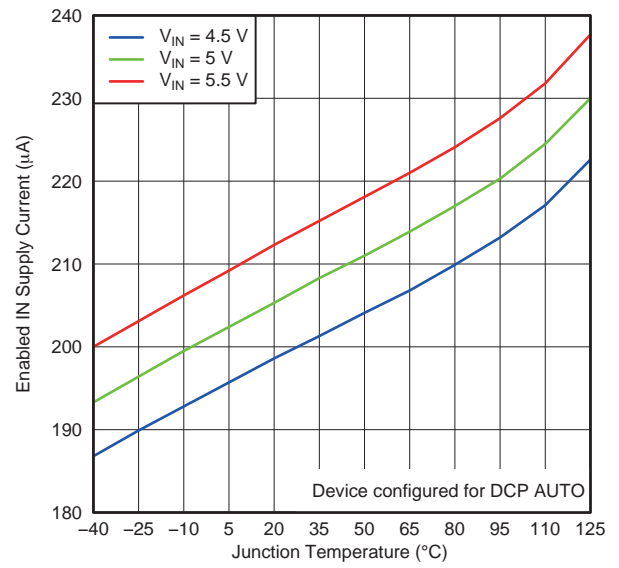


図 8

標準的特性

STATUSおよびFAULT出力Low電圧 対 シンク電流

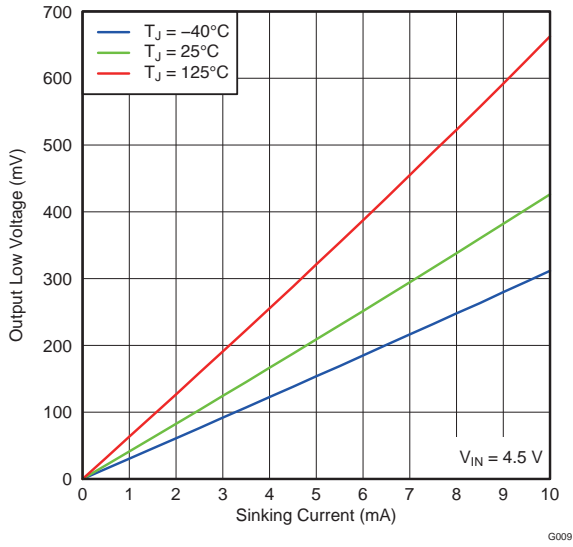


図 9

データ送信特性 対 周波数

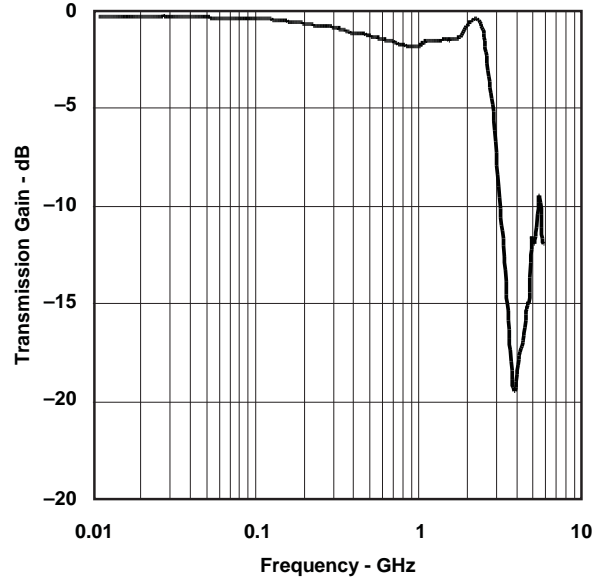


図 10

オフ状態データ・スイッチ・アイソレーション 対 周波数

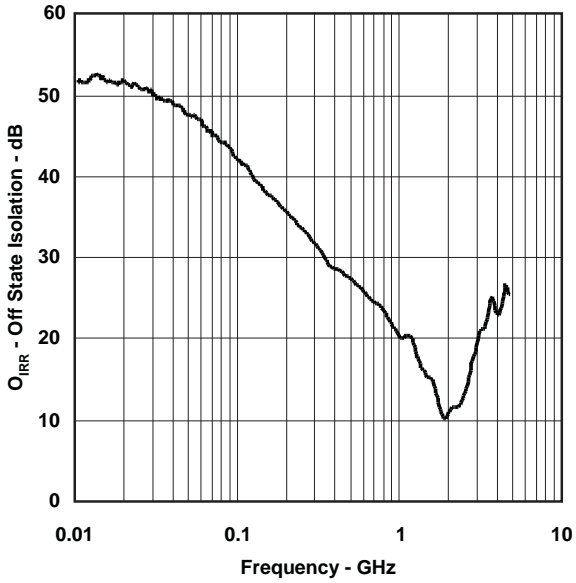


図 11

オン状態クロスチャネル・アイソレーション 対 周波数

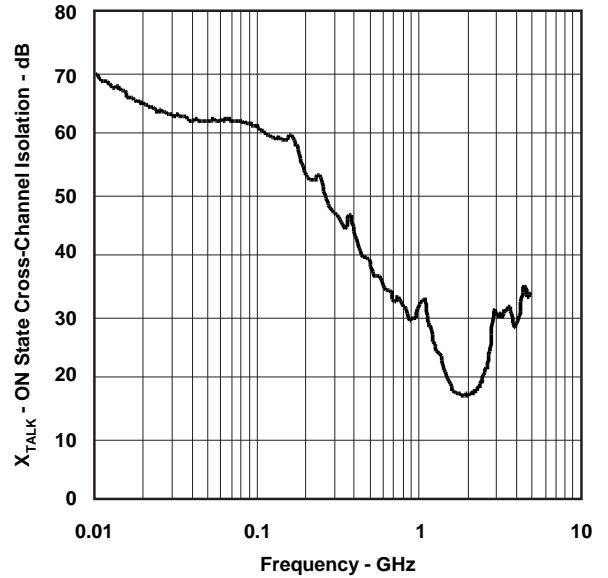


図 12

標準的特性

USB準拠テスト・パターンを使用した
アイ・ダイアグラム(スイッチなし)

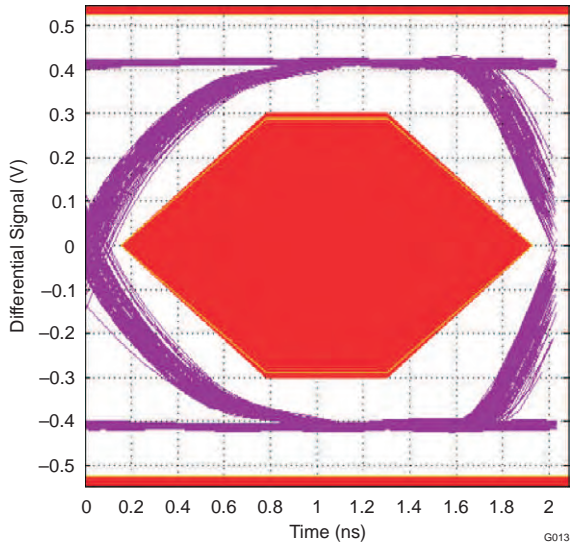


図 13

USB準拠テスト・パターンを使用した
アイ・ダイアグラム(データ・スイッチ使用)

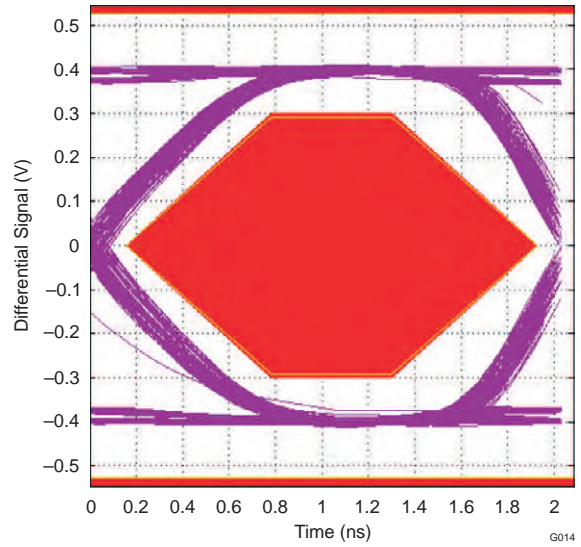


図 14

IOUT立ち上がり負荷検出スレッシュヨルドおよび
OUT短絡電流制限 対 温度

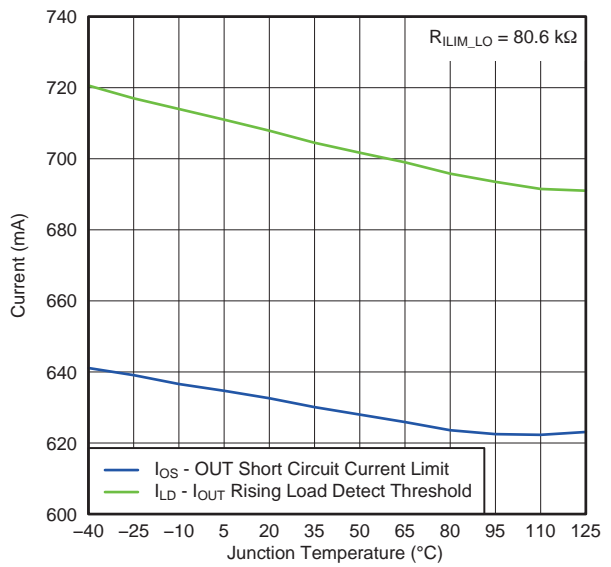


図 15

負荷検出設定時間 対 温度

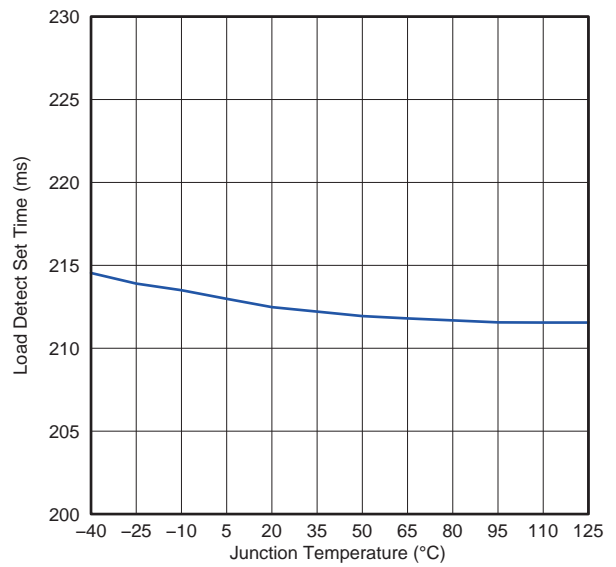


図 16

標準的特性

電源ウェイク電流制限 対 温度

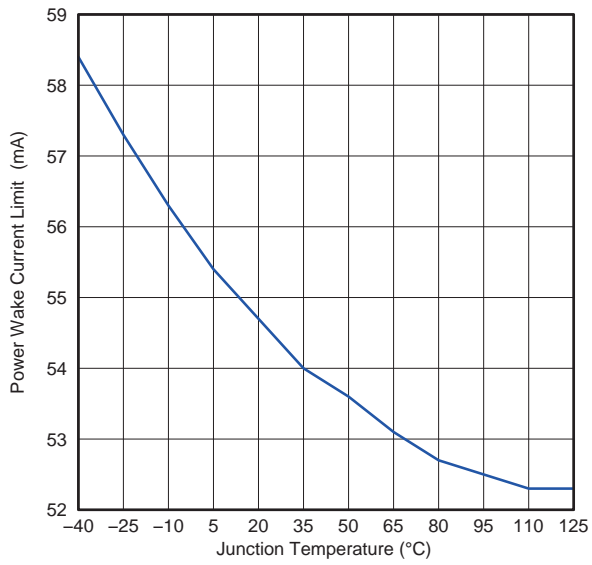


図 17

G017

オン応答

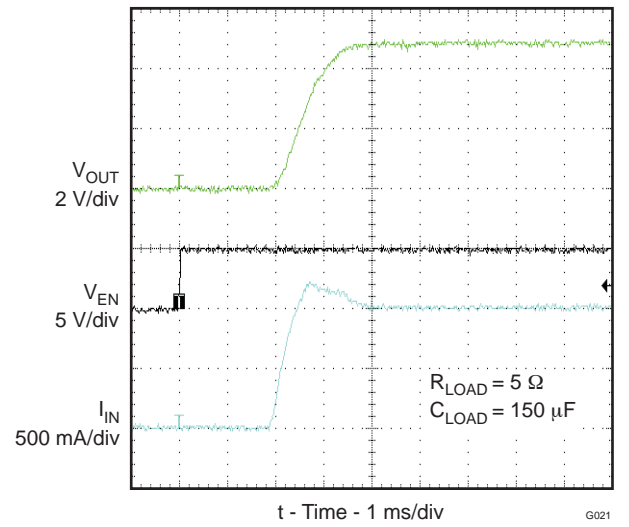


図 18

G021

オフ応答

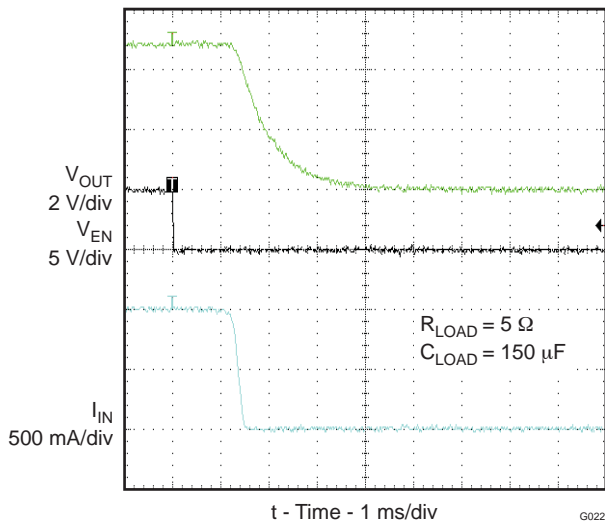


図 19

G022

デバイスを短絡状態にイネーブル

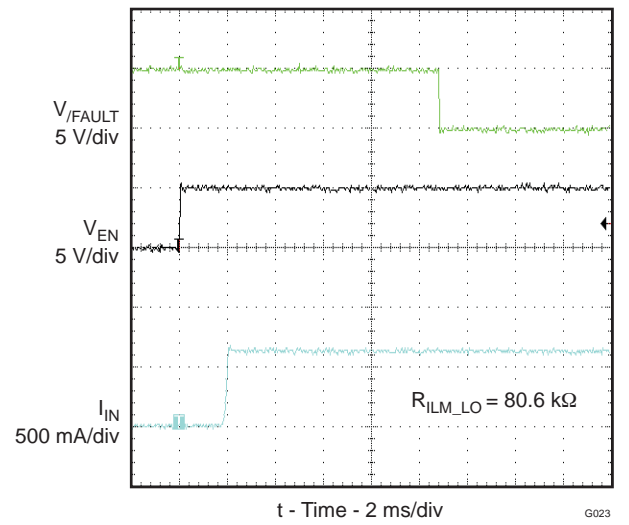


図 20

G023

標準的特性

デバイスを短絡状態にイネーブル - 熱サイクル

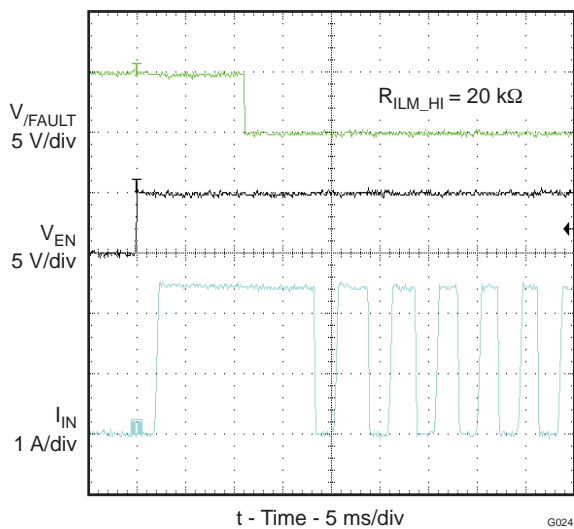


図 21

短絡から全負荷への回復

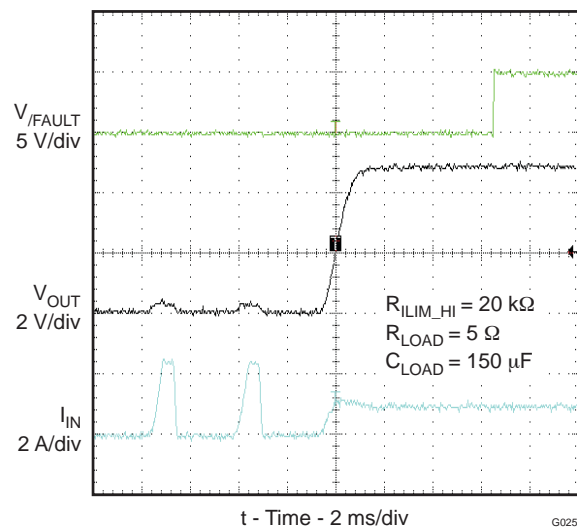


図 22

パラメータ測定情報

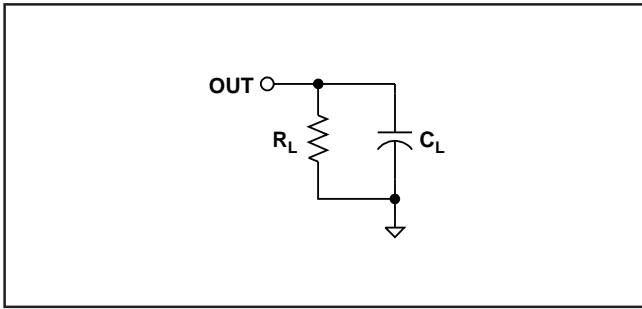


図 23. OUT立ち上がり/立ち下がり測定用負荷

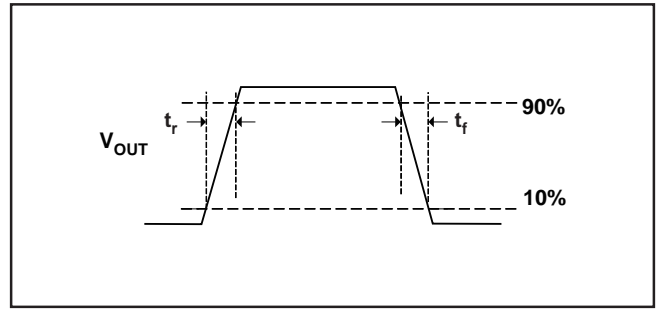


図 24. パワーオン/オフ・タイミング

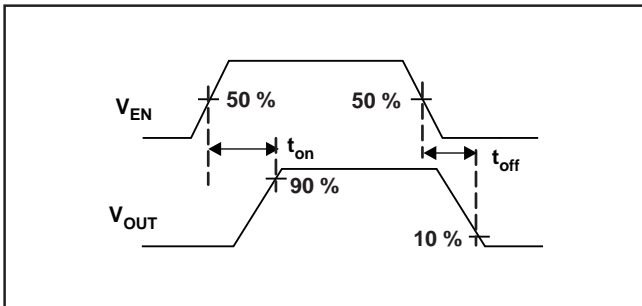


図 25. イネーブル・タイミング、アクティブ・ハイ・イネーブル

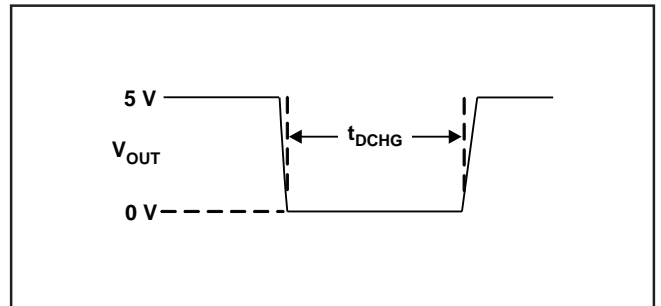


図 26. モード変化時のOUT放電

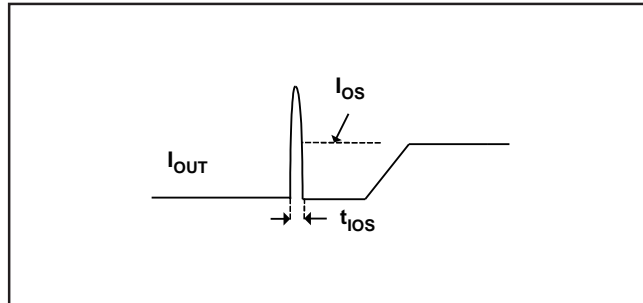
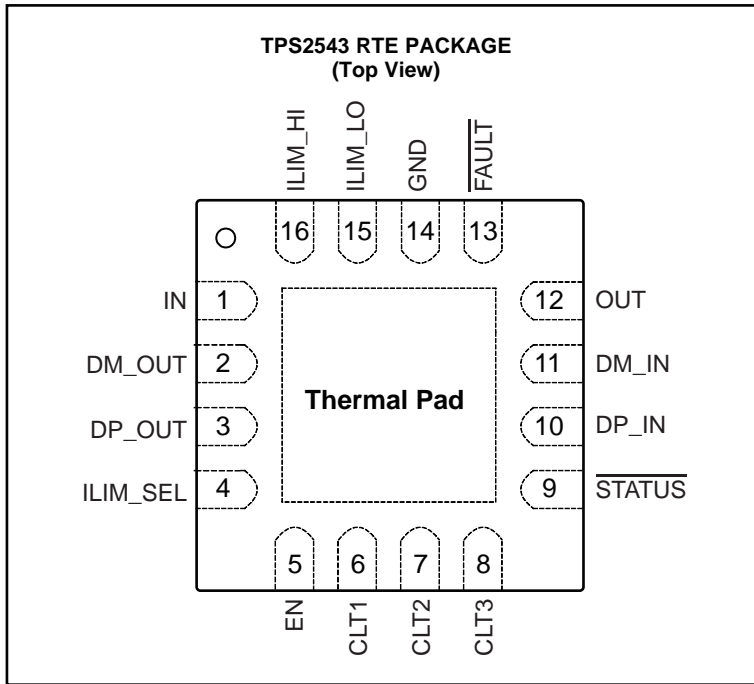


図 27. 出力短絡パラメータ

製品情報

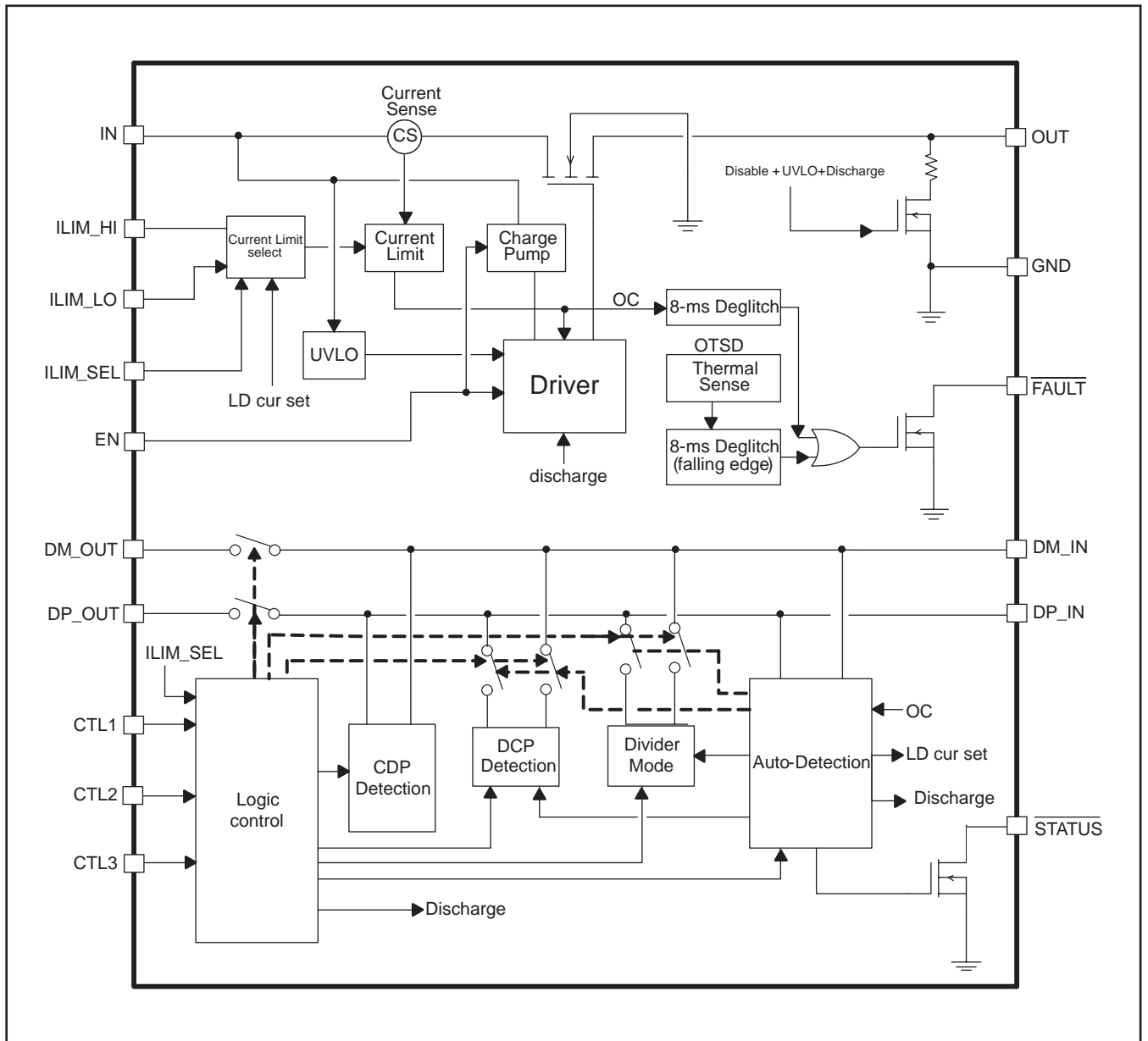


ピン機能

番号	名前	タイプ ⁽¹⁾	説明
1	IN	P	入力電圧および電源電圧。 INとGNDの間に、0.1 μ F以上のセラミック・コンデンサをできるだけデバイスに近づけて配置してください。
2	DM_OUT	I/O	USBホスト・コントローラへのD-データ・ライン
3	DP_OUT	I/O	USBホスト・コントローラへのD+データ・ライン
4	ILIM_SEL	I	充電モード、電流制限スレッシュホールド、および負荷検出を制御するための論理レベル入力信号。 制御真理値表を参照してください。
5	EN	I	パワー・スイッチおよび信号スイッチをオン/オフするための論理レベル入力。 Lowで信号およびパワー・スイッチがオフになり、OUTは放電されます。
6	CTL1	I	充電モードおよび信号スイッチを制御するための論理レベル入力。制御真理値表を参照してください。
7	CTL2	I	
8	CTL3	I	
9	$\overline{\text{STATUS}}$	O	アクティブ・ローのオープン・ドレイン出力。負荷検出状態でアサートされます。
10	DP_IN	I/O	ダウンストリーム側コネクタへのD+データ・ライン
11	DM_IN	I/O	ダウンストリーム側コネクタへのD-データ・ライン
12	OUT	P	パワー・スイッチ出力
13	$\overline{\text{FAULT}}$	O	アクティブ・ローのオープン・ドレイン出力。過熱または電流制限状態でアサートされます。
14	GND	P	グラウンド接続
15	ILIM_LO	I	低い電流制限スレッシュホールドおよび負荷検出電流スレッシュホールドを設定するための外付け抵抗。 ILIM_LOへの抵抗はオプションです。「詳細説明」の「電流制限設定」を参照してください。
16	ILIM_HI	I	高い電流制限スレッシュホールドを設定するための外付け抵抗。
NA	PowerPAD		内部でGNDに接続されています。デバイスを基板上のパターンにヒートシンクするために使用します。 GNDプレーンに接続します

(1) G = グランド、I = 入力、O = 出力、P = 電源

機能ブロック図



詳細説明

概要

以下の概要では、各種の工業標準に言及しています。最も新しく正確な情報を得るために、常に最新版の標準を参照することを推奨します。充電可能なポータブル機器では、バッテリーを充電するために外部電源を必要とします。USBポートは、5V電源を供給するため、充電のソースとして便利です。ホストおよびクライアント側のデバイスがシステム内で連携し、電源管理要件を満足できるようにするには、国際的に承認された標準が必要となります。一般に、USB 2.0仕様に従うUSBホスト・ポートは、ダウンストリームのクライアント側デバイスに最低500mAを供給する必要があります。バスパワー・ハブを通して1つのUSBポートに複数のUSBデバイスを接続できるため、クライアント側デバイスでは、ホストからの電力割り当てを調整し、合計電流が500mAを超えないようにする必要があります。一般に、各USBデバイスには100mAが割り当てられ、さらに100mA単位で最大500mAまで追加電流を要求できます。ホストは、使用可能な電流に基づいて、割り当てを許可または拒否します。

USBの普及により、ACアダプタ・ケーブルにミニUSBコネクタが使用されることが一般的になりました。これにより、ポータブル・デバイスでは、1つのコネクタでACアダプタとUSBポートの両方から充電が可能です。その結果、1つの問題が生じています。USBによる充電が普及するにつれて、USB 2.0で定義された最小500mA（またはUSB 3.0での900mA）の電流は、高い充電速度を必要とする多くの携帯電話やパーソナル・メディア・プレーヤーには不十分になってきました。ACアダプタは、500mA/900mAよりもずっと大きな電流を供給できます。いくつかの新しい標準が導入され、ホストおよびクライアント・デバイスが互いに応答しながら、1つのマイクロUSB入力コネクタを使用して、USB 2.0/3.0準拠の最小500mA/900mAを超える電流を供給できるようなプロトコル・ハンドシェイク手法が定義されています。

TPS2543は、最も一般的なプロトコルのうち3つをサポートします。

- ・ USBバッテリー充電仕様BC1.2
- ・ 中国電気通信業界標準YD/T 1591-2009
- ・ デバイダ・モード

この3つの手法には、それぞれ共通点と相違点がありますが、最も大きな共通点は、いずれもすべて、クライアント側デバイスに充電電流を供給する3種類の充電ポートを定義していることです。これらの充電ポートは、次のように定義されています。

- ・ SDP (Standard Downstream Port)
- ・ CDP (Charging Downstream Port)
- ・ DCP (Dedicated Charging Port)

BC1.2では、充電ポートを、ポータブル機器の充電用に電力を供給する、ダウンストリーム方向のUSBポートと定義しています。

BC1.2に従ったこれらのポート間の違いを表1に示します。

ポートの種類	USB 2.0通信のサポート	ポータブル・デバイスへ供給可能な最大電流 (A)
SDP (USB 2.0)	Yes	0.5
SDP (USB 3.0)	Yes	0.9
CDP	Yes	1.5
DCP	No	1.5

表 1. 動作モード

BC1.2は、ポータブル機器が接続先のポートの種類を判断して、供給可能な最大電流を割り当てることができるようにするためのプロトコルを定義します。ハンドシェイク・プロセスは2つの手順から構成されます。最初の手順は1次検出であり、ポータブル機器がD+ラインに公称0.6Vを出力し、D-ライン上の電圧入力を読み取ります。電圧が公称データ検出電圧0.3Vよりも低い場合、ポータブル機器は、自身がSDPに接続されていると判断します。D-電圧が公称データ検出電圧0.3Vよりも高く、0.8Vより低い場合、ポータブル機器は、自身がCDPまたはDCPに接続されていると判断します。2番目の手順は2次検出であり、これはポータブル機器がCDPとDCPを区別するために必要となります。ポータブル機器はD-ラインに公称0.6Vを出力し、D+ライン上の電圧入力を読み取ります。読み取っているデータ・ラインが公称データ検出電圧0.3Vよりも低い場合、ポータブル機器は、自身がCDPに接続されていると判断します。読み取っているデータ・ラインが公称データ検出電圧0.3Vよりも高く、0.8Vより低い場合、ポータブル機器は、自身がDCPに接続されていると判断します。

SDP (Standard Downstream Port) (USB 2.0/USB 3.0)

SDPは、USB 2.0/3.0プロトコルに準拠し、1ポートあたり最小500mA/900mAを供給する、従来型のUSBポートです。USB 2.0/3.0通信がサポートされています。充電を行うには、ホスト・コントローラがアクティブである必要があります。

CDP(Charging Downstream Port)

CDPは、USB BC1.2に準拠し、1ポートあたり最小1.5Aを供給するUSBポートです。電力の供給を行い、デバイス列挙のためのUSB 2.0要件を満足しています。USB 2.0通信がサポートされています。充電を行うには、ホスト・コントローラがアクティブである必要があります。CDPをSDPから区別するのは、このポートをCDPとして識別するホスト充電ハンドシェイク・ロジックです。CDPは、準拠したBC1.2クライアント・デバイスによって識別可能であり、クライアント・デバイスへの追加の電流供給を可能にします。

CDPのハンドシェイク・プロセスは2つの手順から構成されます。最初の手順では、ポータブル機器がD+ラインに公称0.6Vを出力し、D-ライン上の電圧入力を読み取ります。電圧が公称データ検出電圧0.3Vよりも低い場合、ポータブル機器は、自身がSDPに接続されていると判断します。D-電圧が公称データ検出電圧0.3Vよりも高く、0.8Vより低い場合、ポータブル機器は、自身がCDPまたはDCPに接続されていると判断します。

2番目の手順は、ポータブル機器がCDPとDCPを区別するために必要となります。ポータブル機器はD-ラインに公称0.6Vを出力し、D+ライン上の電圧入力を読み取ります。読み取っているデータ・ラインが公称データ検出電圧0.3Vよりも低い場合、ポータブル機器は、自身がCDPに接続されていると判断します。読み取っているデータ・ラインが公称データ検出電圧0.3Vよりも高く、0.8Vより低い場合、ポータブル機器は、自身がDCPに接続されていると判断します。

DCP(Dedicated Charging Port)

DCPは、電力だけを供給し、アップストリーム側ポートへのデータ接続は提供しません。DCPは、データ・ラインの電気的特性によって識別されます。TPS2543は、2つの一般的な充電標準 (BC1.2および中国電気通信業界標準YD/T 1591-2009) に加え、デバイス方式と呼ばれる、ブランド固有のDCP充電方式をサポートしています。

DCP BC 1.2およびYD/T 1591-2009

これらの標準では、D+およびD-データ・ラインが200Ωの最大直列インピーダンスで互いに短絡されるよう定義しています。これを図28に示します。

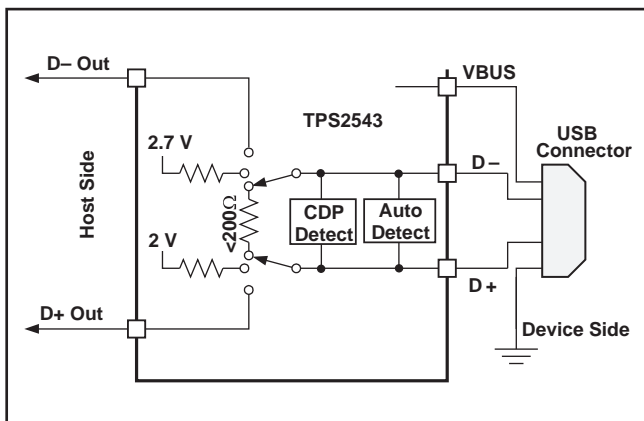


図 28. BC 1.2/YD/T 1591-2009をサポートするDCP

DCPデバイス充電方式

図29および図30に示すように、デバイスでサポートされるデバイス充電方式には、デバイス1とデバイス2の2つがあります。デバイス1充電方式では、デバイスはD+およびD-データ・ラインにそれぞれ2.0Vおよび2.7Vを印加します。デバイス2モードでは、図30に示すように、これらの電圧が逆になります。

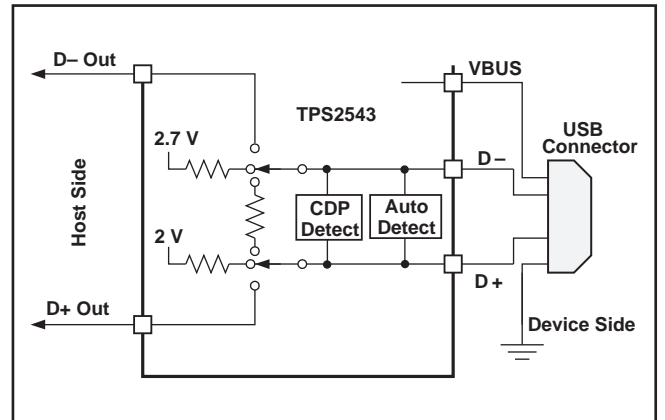


図 29. DCPデバイス1方式

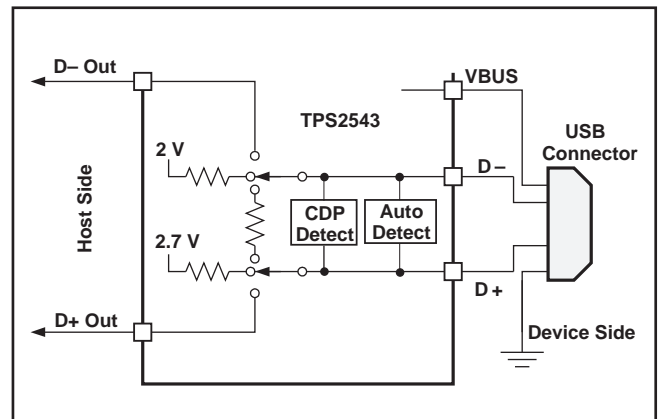


図 30. デバイス2方式

デバイス1の電圧構成は、1A(最大)のiPhoneデバイスの充電時に必要とされます。デバイス2の構成では、iPadデバイスを2.1Aで高速に充電できます。

DCP自動モード

TPS2543は、上記の各DCP方式をサポートする自動検出機能を内蔵しています。起動時はデバイダ1方式となっています。BC1.2またはYD/T 1591-2009互換デバイスが接続されると、TPS2543はOUTを放電し、パワー・スイッチを再びオンにして、BC1.2 DCPで動作します。デバイスがデータ・ラインを解放するまでの間はこのモードに保持され、データ・ラインが解放されるとデバイダ・モードに戻ります。

また、TPS2543は、接続されたデバイスへ流れる充電電流に基づいて、デバイダ1方式とデバイダ2方式の間で自動的に切り替えを行います。最初は、データ・ラインをデバイダ1モードに設定します。750mAを超える充電電流を検出した場合、TPS2543はデバイダ2方式に切り替わり、周辺デバイスが引き続き高い電流で充電されるかどうかをテストします。高い電流で充電される場合は、デバイダ2方式が保持され、そうでない場合は、デバイダ1方式に戻ります。

DCP強制短絡/DCP強制デバイダ1

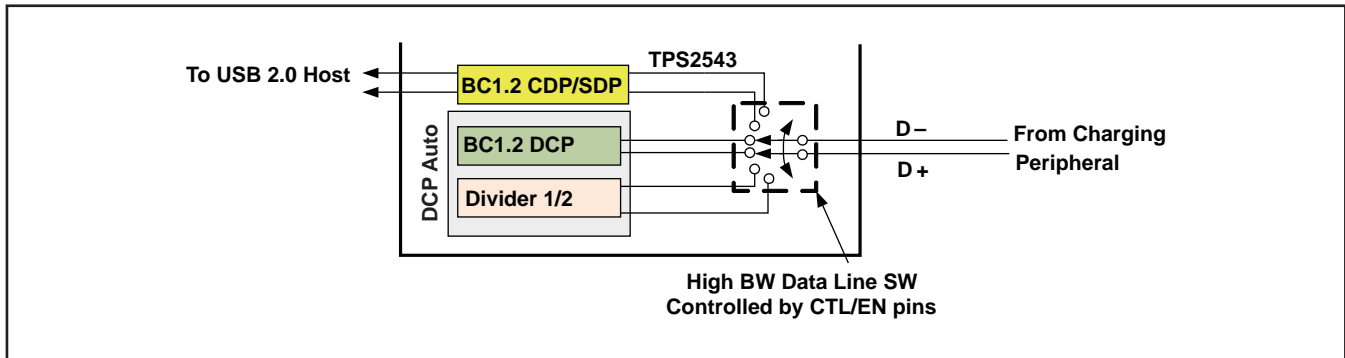
このモードでは、デバイスの真理値表に基づく制御ピン設定に従って、デバイスはいずれかのDCP方式 (BC 1.2、YD/T 1591-2009、またはデバイダ1) に恒久的に設定されます。

高帯域幅データ・ライン・スイッチ

TPS2543は、D+およびD-データ・ラインをパススルーさせて、充電動作をサポートしながら監視およびハンドシェイクを実現できます。帯域幅の広い信号スイッチを使用することで、信号の整合性を損ねずにデータを通過させることができます。データ・ライン・スイッチは、CDPまたはSDP動作モードのどちらかでオンになります。また、データ・ライン・スイッチをイネーブルにするには、EN入力をHighにする必要があります。

注

1. CDPモードでは、CDPハンドシェイクの実行中もデータ・スイッチがオンになります。
2. ENまたはすべてのCTLピンがLowの場合、またはDCPモードでは、データ・ライン・スイッチはオフになります。パワー・スイッチ(IN-OUT)が電流制限中の場合、データ・ライン・スイッチは自動的にオフとはなりません。
3. データ・スイッチは、USB 2.0の差動ペアに対してのみ使用されます。USB 3.0ホストの場合は、TPS2543をパススルーせずに、超高速差動ペアをUSBコネクタに直接ルーティングする必要があります。



デバイス動作

図31のデバイス状態概略図を参照してください。パワーオン・リセット(POR)によって、デバイスは初期状態に保持され、出力は放電モードとなります。PORが発生すると、常にデバイスは初期状態に戻ります。PORのクリア後、デバイスは図31に示すように、CTLラインに基づいて次の状態に移ります。

出力放電

充電ポートからポータブル・デバイスに対して電流のネゴシエーションを行うために、TPS2543ではOUT放電機能を使用します。この機能では、OUTを放電しながらパワー・スイッチをオフにした後、パワー・スイッチを再度オンにして、OUT電圧を再びアサートします。この放電機能は、デバイス状態図に示されるように自動的に適用されます。

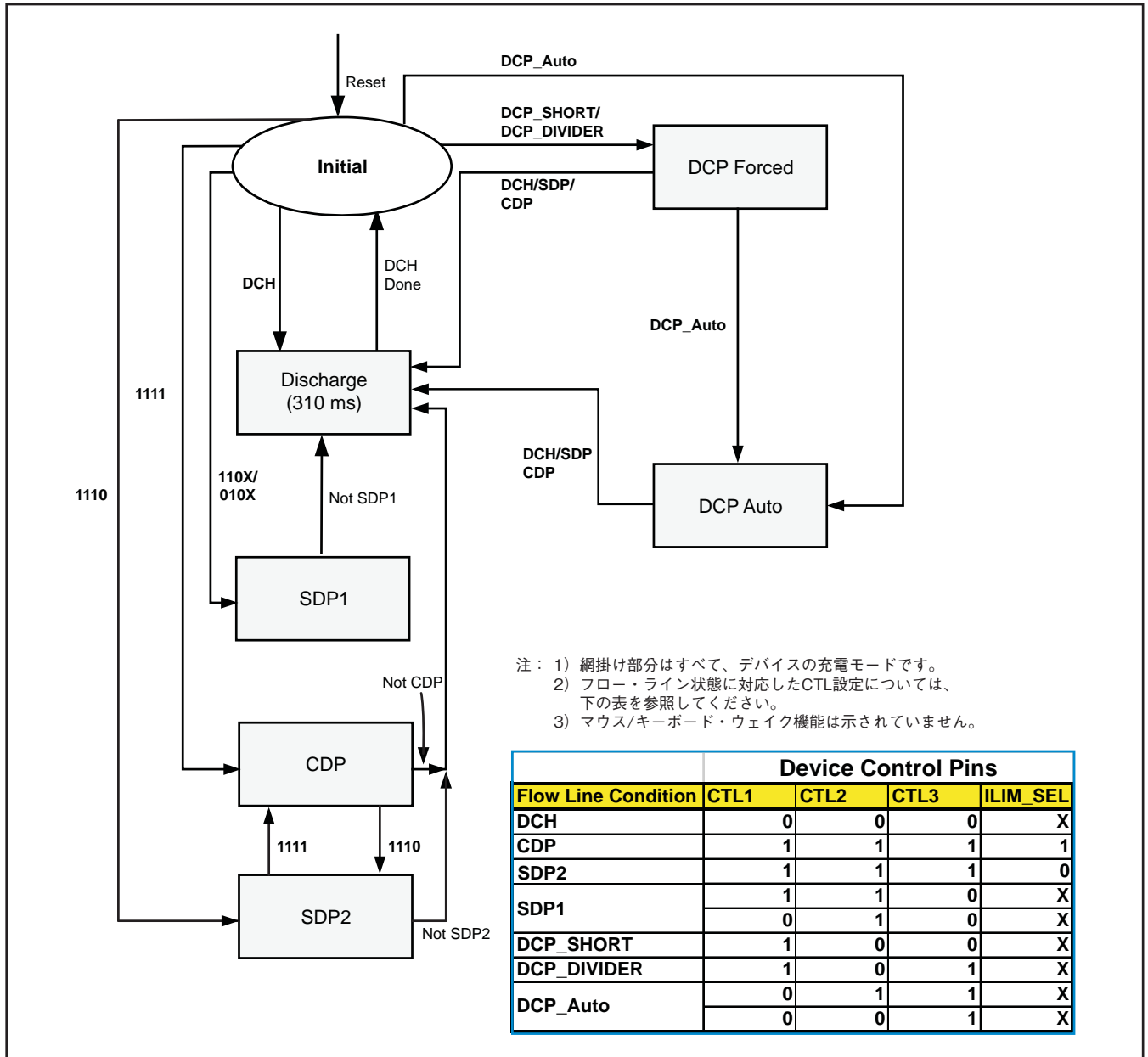


図 31. TPS2543の充電状態

マウス/キーボード・ウェイク機能

TPS2543は、低速のHID(ヒューマン・インターフェイス・デバイス - マウス/キーボードなど)ウェイクアップ機能をサポートしています。フルスピードHIDはサポートしません。TPS2543でマウスによるウェイクがサポートされるのは、次の2つの状況です。

1. CDP/SDP2(111X)からDCP/自動 (011X)
2. SDP1 (010X)からDCP/自動 (011X)

以下の説明では上記の1に対するマウス・ウェイク動作を示していますが、2の場合でも同じです。

TPS2543に低速の準拠デバイスを接続すると、アイドル状態(マウス/キーボードが非アクティブ)で充電ポートD-ラインがHighになります。TPS2543は、D-データ・ラインを継続的に監視します。デバイスがCDP(1111)、SDP2(1110)、SDP1(010X)モードのいずれかで、スリープ状態への遷移を指示するコマンドがシステムに入力されたとき、デバイスのCTL設定も変更されます。DCP/自動(011X)に変更されたと仮定し、前

にHIDの接続を検出済みである場合、デバイスは単純にDCP/自動モードへの遷移コマンドを無視して、CDP/SDP2状態に留まり、マウス・ウェイク機能をサポートします。システムがS3(スリープ)モード中に、USB低速HIDがアクティブになった(クリックされた)場合、TPS2543内の高速スイッチによって、HIDデバイスからの信号がUSBホストに転送されます。次に、USBホストはシステムをウェイクアップして、TPS2543のCTL設定をCDP/SDP2モードに戻します。低速デバイスをアクティブ化(クリック)すると、D-データ・ラインが瞬間的にLowに戻り、それによってTPS2543内の内部タイマがカウント・ダウンを開始します。約64ms後にCTLラインが引き続き011X(DCP/自動)に設定されていた場合、デバイスは直ちにDCP/自動モードに切り替わり、マウスをホストから切断します。これを防ぐには、HIDデバイスのアクティブ化から64ms以内にCTL設定を行う必要があります。そうしないと、マウス/キーボード機能が失われます。ウェイク時にマウス接続を維持するイベント・シーケンスについては、図32のスコープ・プロットを参照してください。

スリープからのマウス・ウェイク

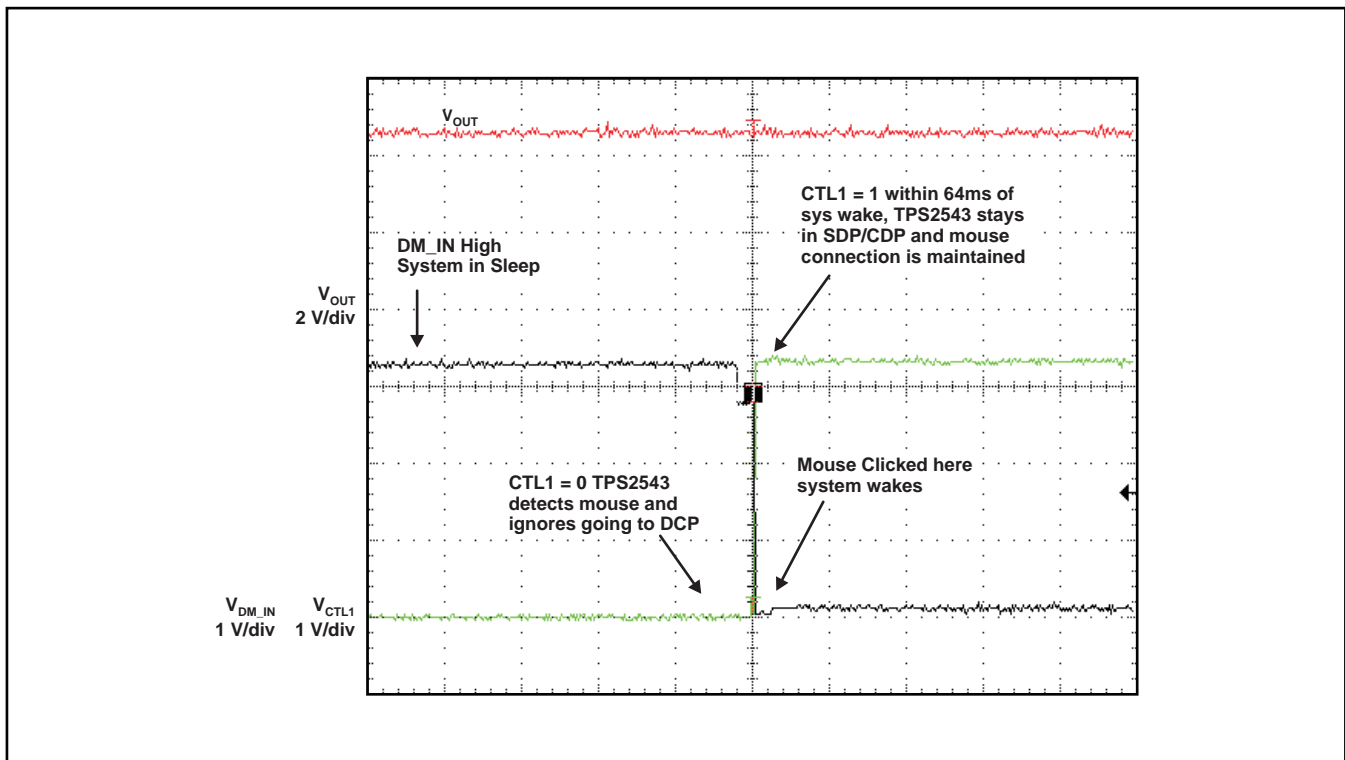


図 32. スリープからのマウス・ウェイクのスコープ・プロット

デバイス真理値表 (TT)

デバイス真理値表 (TT) は、3本の制御ピンCTL1-3およびILIM_SELピンに対するすべての有効なバイアスの組み合わせと、対応する充電モードを示しています。デバイスはシステムの電源状態を認知しないため、TTでは、TPS2543の対応充電モードをグローバル電源状態 (S0-S5) に合わせることを意図的に省略しています。TPS2543は、CTL入力を監視し、何らかの充電状態がコマンドで指定されると、その状態に移行します (LS HIDデバイスの検出時を除く)。例えば、システムがス

タンバイまたは休止状態のときにスリープ充電が必要な場合、ユーザーは、下の表に従ってTPS2543のCTLピンを対応するDCP自動充電モードに設定する必要があります。システムを動作モードに戻す場合は、制御ピンを対応するSDPまたはCDPモードなどに設定します。

表3は、システム状態に従ってTPS2543をプログラミングする際のガイドラインとして使用できます。ただし、この設定のみに制限されているわけではありません。

CTL1	CTL2	CTL3	ILIM_SEL	モード	電流制限設定	ステータス出力 (アクティブ・ロー)	備考
0	0	0	0	放電	NA	オフ	OUTをLowに保持
0	0	0	1	放電	NA	オフ	
0	0	1	0	DCP_Auto	ILIM_HI	オフ	データ・ライン切断
0	0	1	1	DCP_Auto	I_{OS_PW} & ILIM_HI ⁽¹⁾	DCP負荷が存在 ⁽²⁾	データ・ライン切断、 負荷検出機能がアクティブ
0	1	0	0	SDP	ILIM_LO	オフ	データ・ライン接続
0	1	0	1	SDP	ILIM_HI	オフ	
0	1	1	0	DCP_Auto	ILIM_HI	オフ	データ・ライン切断
0	1	1	1	DCP_Auto	ILIM_HI	DCP負荷が存在 ⁽³⁾	データ・ライン切断、 負荷検出機能がアクティブ
1	0	0	0	DCP_Shorted	ILIM_LO	オフ	デバイスを強制的にDCP BC 1.2充電モードに保持
1	0	0	1	DCP_Shorted	ILIM_HI	オフ	
1	0	1	0	DCP / Divider1	ILIM_LO	オフ	デバイスを強制的にDCPデバイダ1充電モードに保持
1	0	1	1	DCP / Divider1	ILIM_HI	オフ	
1	1	0	0	SDP	ILIM_LO	オフ	
1	1	0	1	SDP	ILIM_HI	オフ	データ・ラインを接続
1	1	1	0	SDP ⁽⁴⁾	ILIM_LO	オフ	
1	1	1	1	CDP ⁽⁴⁾	ILIM_HI	CDP負荷が存在 ⁽⁵⁾	データ・ライン接続、負荷検出がアクティブ

表 2. 真理値表

- (1) TPS2543: 電流制限(I_{OS})は、負荷検出-電源ウェイク機能に従って、 I_{OS_PW} と、ILIM_HIによって設定された値との間で、自動的に切り替えられます。
- (2) DCP負荷の存在は、“負荷検出-電源ウェイク”制限によって制御されます。
- (3) DCP負荷の存在は、“負荷検出-非電源ウェイク”制限によって制御されます。
- (4) 1111と1110の間で切り替わる際には、OUT放電はありません。
- (5) CDP負荷の存在は、“負荷検出-非電源ウェイク”制限、およびBC 1.2の1次検出によって制御されます。

システムのグローバル電源状態	TPS2543の充電モード	CTL1	CTL2	CTL3	ILIM_SEL	電流制限設定
S0	SDP	1	1	0	1または0	ILIM_HI / ILIM_LO
S0	SDP (CDPとの間で放電なし)	1	1	1	0	ILIM_LO
S0	CDP、ILIM_LO+60mAスレッショルドによる負荷検出、またはBC1.2の1次検出が行われる場合	1	1	1	1	ILIM_HI
S4/S5	自動モード、電源ウェイク・スレッショルドによる負荷検出	0	0	1	1	ILIM_HI
S3/S4/S5	自動モード、負荷検出なし	0	0	1	0	ILIM_HI
S3	自動モード、キーボード/マウス・ウェイクアップ、ILIM_LO+60mAスレッショルドによる負荷検出	0	1	1	1	ILIM_HI
S3	自動モード、キーボード/マウス・ウェイクアップ、負荷検出なし	0	1	1	0	ILIM_HI
S3	SDP、キーボード/マウス・ウェイクアップ	0	1	0	1または0	ILIM_HI / ILIM_LO

表 3. システム電源状態に対応する制御ピン設定

負荷検出

TPS2543は、業界内の同様なデバイスには見られない独自の電源管理戦略を提供します。TPS5243は、STATUSピンを通して次の2つの電源管理方式をサポートしています。

1. 電源ウェイク(PW)
2. ポート電力管理 (PPM)

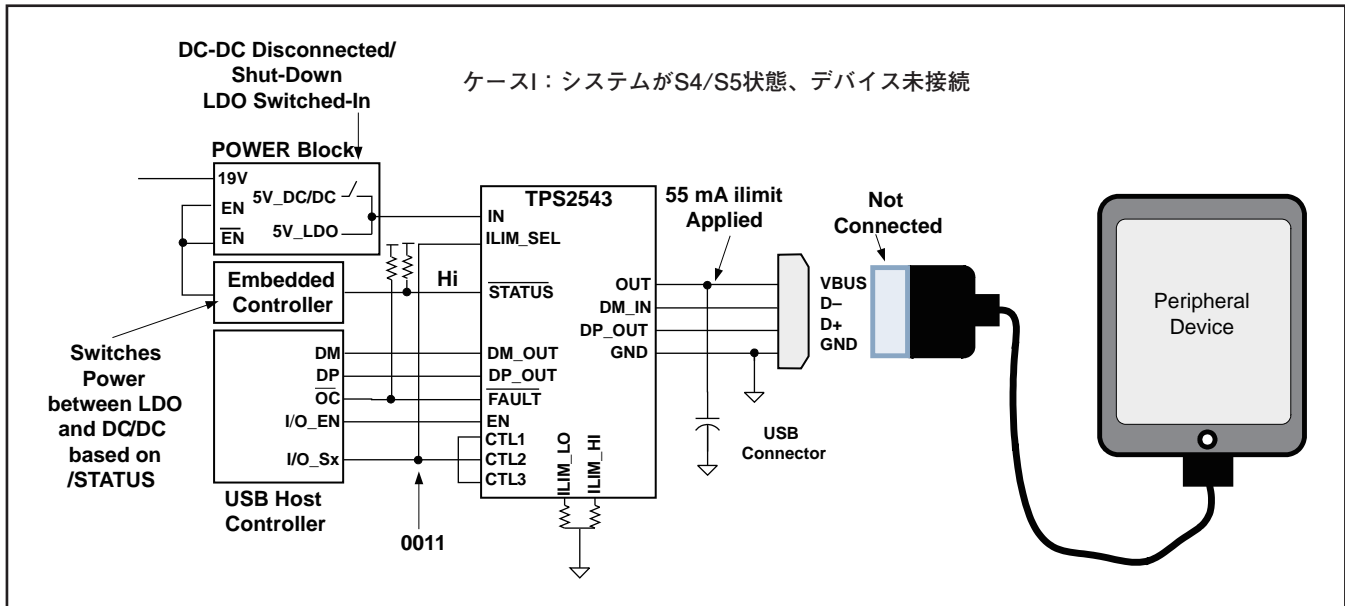
システムの省電力目標に応じて、いずれかの機能をシステムに実装できます。一般的な電源ウェイク機能は主に、システムがディープ・スリープ(S4/S5)状態のときのバッテリー電力の節約が不可欠である、ノートパソコンなどのモバイル・システムで使用されます。一方、ポート電力管理機能は、同じシステムで複数の充電ポートをサポートされ、システムの電力定格が複数ポートで同時にフル充電を行うには十分でないような場合に実装されます。

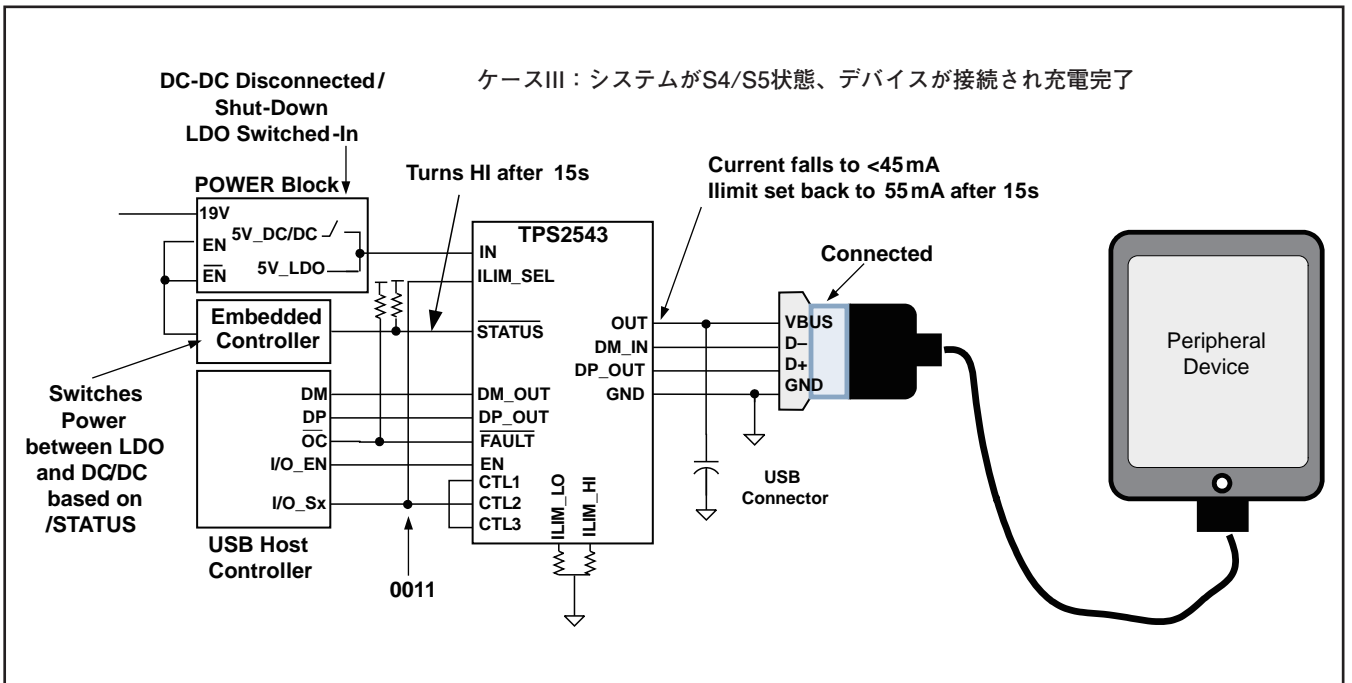
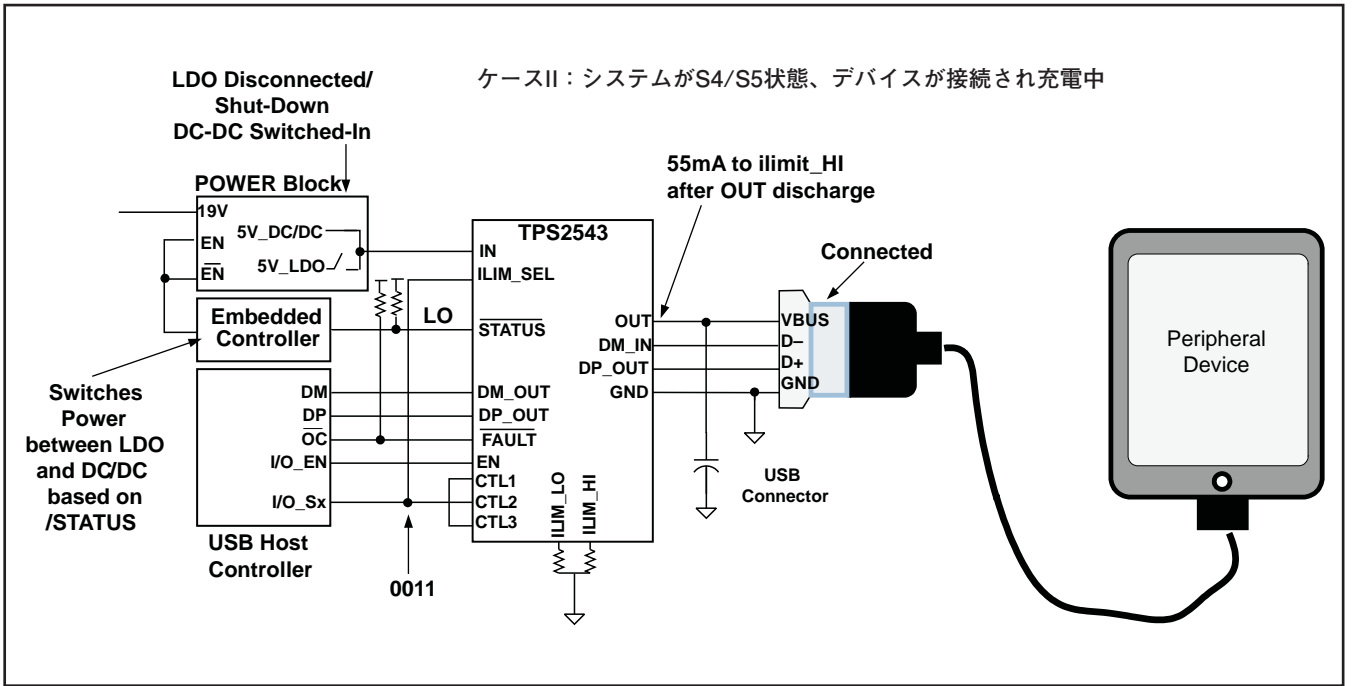
電源ウェイク

電源ウェイク機能の目的は、システムがS4/S5状態のときにシステムの消費電力を節約することです。S4/S5状態では、システムがディープ・スリープ状態で、一般にバッテリーによって動作しています。そのため、システム電力で節約される“mW”数がそのままバッテリー寿命の延長につながります。この状態では、TPS2543はOUTピンの充電電流を監視し、充電電流要件が45mA (typ) 未満のときに、STATUSピンを通して、高電力DC-DCコントローラをオフにし、低電力LDOをオンにできます。これは、充電ポートに周辺機器が接続されていない場合、または、デバイスがバッテリー満充電に達して消費電流が45mAを下回っている場合です。

下の図に示すように、システムがS4/S5モード(0011設定、デバイス真理値表を参照)で、充電ポートにデバイスが接続されていない場合(ケースI)、システムは100mAのLDOによって動作します。また、ILIM_LOおよびILIM_Hiの設定に関係なく、TPS2543は自動的に電流制限を55mA (typ) に設定することに注意してください。

デバイスが接続され(ケースII)、55mAを超える充電電流を消費する場合、接続されたデバイスに流れる電流が55mAの制限スレッシュホールドを超えると、TPS2543は内部電流制限を作動させます。これにより、STATUSがアサートされて主電源がオンになります。主電源をオンにできるようにするため、OUTが310ms (typ)の間放電されます。この放電後、デバイスはILIM_HIによって設定された電流制限で再度オンになります。ケースIIIでは、接続されたデバイスが充電される間、TPS2543が負荷電流を監視します。接続デバイスの満充電を示しながら、負荷電流が連続15秒間にわたって45mA (typ)を下回るまで、STATUSはアサートされたままです。その時点で、STATUSはデアサートされ、次に示すように電流制限は55mAに戻ります。





ポート電力管理

ポート電力管理は、複数の充電ポートを持ちながら、それらすべてに同時には電源を供給できないようなシステムに使用されます。この機能には2つの目的があります。

1. ユーザーが充電ポートを探す必要がないため、使い勝手が向上
2. 適度な充電負荷に対してのみ電源を設計できる

すべてのポートが高電流充電をブロードキャストでき、充電電流制限はILIM_HI抵抗設定に基づきます。システムはSTATUSを監視して、いつ高電流負荷が存在するかを確認します。許可された数のポートがSTATUSをアサートすると、残りのポートは非充電ポートに切り替えられます。非充電ポートは、電流制限がILIM_LOに基づくSDPポートです。TPS2543では、OUT放電を使用するかまたは使用せずに、システムが充電ポート/非充電ポート間を切り替えることを可能にします。

過電流保護

過電流状態が検出されると、デバイスは定出力電流を維持し、出力電圧をそれに応じて低下させます。発生する可能性のある過負荷状態には2つの種類があります。1つ目は、デバイスがイネーブルになる前、またはVINが印加される前に、出力が短絡された場合です。TPS2543は、短絡を検知して、直ちに定電流出力に切り替えます。2つ目は、デバイスがイネーブルされているときに短絡または過負荷が発生した場合です。過負荷が発生した時点で、電流制限回路が動作する前に、標準1~2μsにわたって高電流が流れる可能性があります。電流制限回路が作動した後、デバイスは定電流モードで動作します。障害が長

時間継続して熱制限を超えた場合には、完全なシャットダウンが行われます。その後、接合部温度が約20℃低下すると、デバイスは再起動します。過電流状態が解消されるまで、デバイスはこのオン/オフ・サイクルを繰り返します。

電流制限設定

TPS2543には、2つの独立した電流制限設定があり、それぞれ抵抗によって外部でプログラミングできます。ILIM_HI設定は、ILIM_HIとGNDの間に接続されるR_{ILIM_HI}によってプログラミングされます。ILIM_LO設定は、ILIM_LOとGNDの間に接続されるR_{ILIM_LO}によってプログラミングされます。各電流制限をいつ使用するかについては、デバイス真理値表(表2)を参照してください。いずれの設定でも、電流制限とプログラミング抵抗との間の関係は同じです。

R_{ILIM_LO}はオプションであり、以下の条件が満足される場合はILIM_LOピンを未接続のままにできます。

1. ILIM_SELが常にHighに設定されている
2. 負荷検出 - ポート電力管理を使用しない
3. マウス/キーボード・ウェイク機能を使用しない

条件1と2が満足されているときに、マウス/キーボード・ウェイク機能が必要な場合は、R_{ILIM_LO} < 80.6kΩを使用することを推奨します。

標準の電流制限は、次の式でプログラミングされます。

$$I_{OS_typ} (mA) = \frac{50,500}{(R_{ILIM_XX} (k\Omega) + 0.1)} \quad (1)$$

R_{ILIM_XX}は、R_{ILIM_HI}またはR_{ILIM_LO}に対応します。

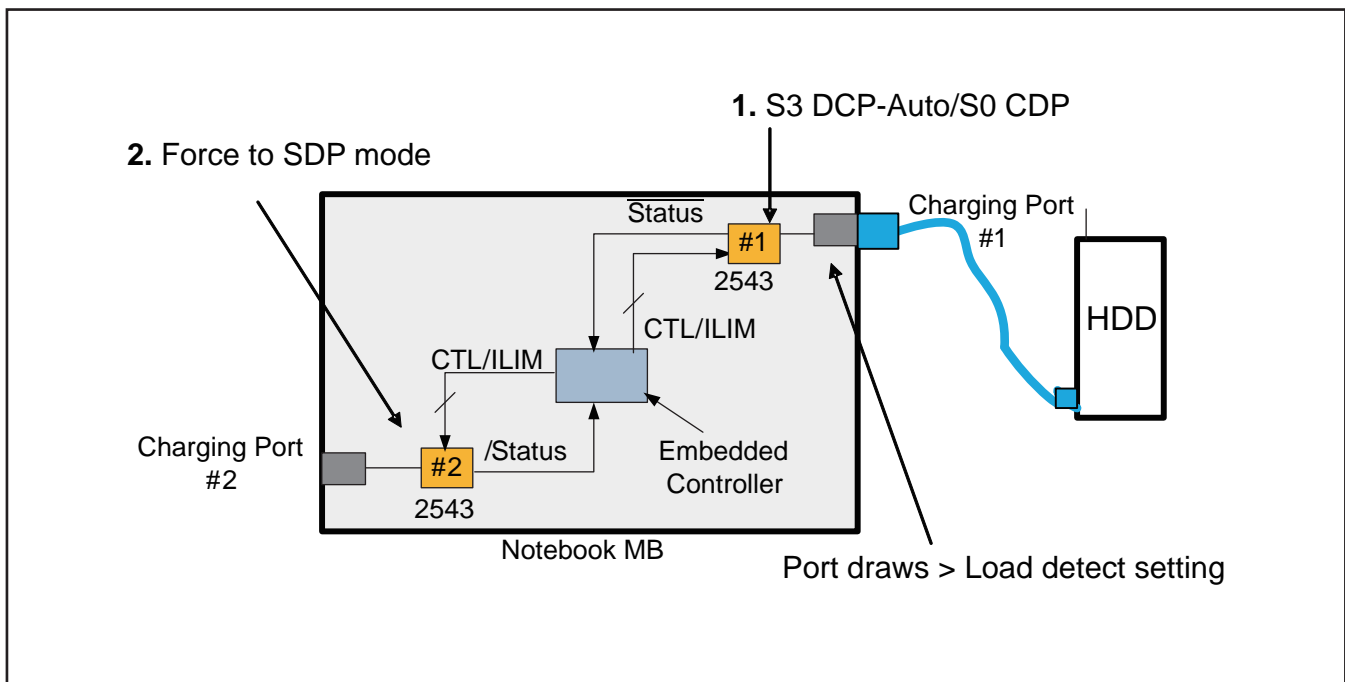


図 33. 2つの充電ポートをサポートするシステムでポート電力管理を実装

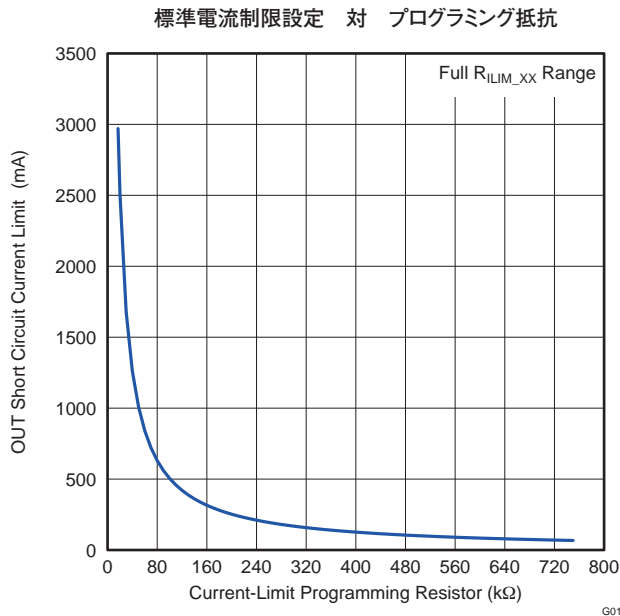


図 34

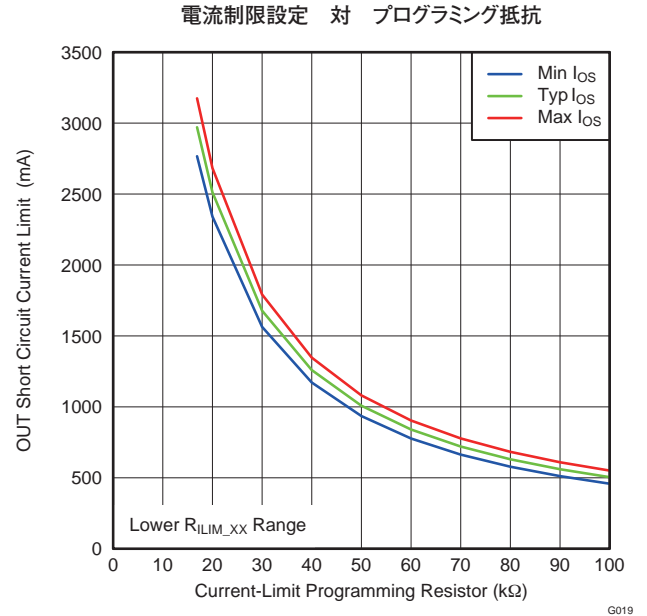


図 35

多くのアプリケーションでは、電流制限が特定の公差制限を満足する必要があります。これらの公差制限に対して設計を行う場合は、TPS2543の電流制限の公差と外部プログラミング抵抗の公差の両方を考慮に入れる必要があります。次に示す式は、TPS2543の最小/最大電流制限を数mA以内で近似できるので、設計の目的に有用です。これらの式は、TIの製品保証を目的としたTIの公開デバイス仕様に含まれるものではありません。これらの式は、理想的な（変動のない）外部プログラミング抵抗を仮定しています。抵抗の公差を考慮に入れるには、最初にその公差仕様に基づいて最小/最大抵抗値を決定し、それらの値を式に使用します。電流制限とプログラミング抵抗の間には逆数関係があるため、 I_{OS_min} の式には最大抵抗値を使用し、 I_{OS_max} の式には最小抵抗値を使用します。

$$I_{OS_min} \text{ (mA)} = \frac{45,661}{(R_{ILIM_XX} \text{ (k}\Omega) + 0.1)^{0.98422}} - 30 \quad (2)$$

$$I_{OS_max} \text{ (mA)} = \frac{55,639}{(R_{ILIM_XX} \text{ (k}\Omega) + 0.1)^{1.0143}} + 30 \quad (3)$$

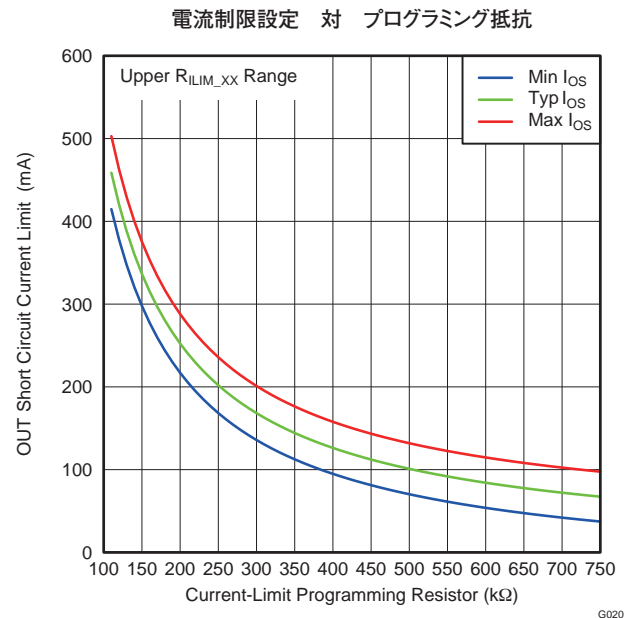


図 36

電流制限の精度に影響を与えないように、 R_{ILIM_XX} 抵抗の配線には、十分に低抵抗のパターンを使用する必要があります。また、 R_{ILIM_XX} 抵抗のグランド接続も非常に重要です。これらの抵抗は、TPS2543のGNDピンを基準とする必要があります。通常の基板レイアウト手法に従い、基板上的他の部品から流れる電流が、抵抗とTPS2543のGNDピンとの間のグランド電位に影響を与えないようにする必要があります。

FAULT応答

過熱状態または電流制限状態中は、オープン・ドレイン出力 $\overline{\text{FAULT}}$ がアサート(アクティブ・ロー)されます。障害状態が解消されるまで、この出力はアサートされたままです。TPS2543は、外部回路の必要なしに、内部の電流制限用デグリッチ回路を使用することで、誤った $\overline{\text{FAULT}}$ 通知を防ぐよう設計されています。これにより、大きな容量性負荷に対する起動時など、通常動作中に $\overline{\text{FAULT}}$ が偶発的にアサートされないようにしています。過熱状態はデグリッチされず、直ちに $\overline{\text{FAULT}}$ 信号がアサートされます。

低電圧誤動作防止 (UVLO)

低電圧誤動作防止 (UVLO) 回路によって、入力電圧が UVLO ターンオン・スレッシュホールドに達するまで、パワー・スイッチはディスエーブルになります。内蔵ヒステリシスにより、大きな電流サージからの入力電圧降下によって出力に不要な発振が生じることを防いでいます。

熱センス

TPS2543は、パワー・ディストリビューション・スイッチの動作温度を監視する2つの独立した熱センス回路によって自身を保護し、温度が推奨動作条件を超えた場合には動作をディスエーブルにします。過電流状態時にはデバイスは定電流モードで動作し、パワー・スイッチでの電圧降下が増加します。パッケージの消費電力はパワー・スイッチでの電圧降下に比例するため、過電流状態中は接合部温度が上昇します。1番目の熱センサは、デバイスが電流制限状態のときにチップ温度が 135°C を超えると、パワー・スイッチをオフにします。2番目の熱センサは、デバイスが電流制限状態であるかどうかに関わらず、チップ温度が 155°C を超えるとパワー・スイッチをオフにします。両方の熱センスにヒステリシスが組み込まれ、デバイスの温度が約 20°C 低下すると、スイッチはオンになります。障害状態が解消されるまで、スイッチはこのサイクルを繰り返します。過熱シャットダウン状態時には、オープン・ドレインの障害通知出力 $\overline{\text{FAULT}}$ がアサート(アクティブ・ロー)されます。

パッケージ情報

製品情報

Orderable Device	Status ⁽¹⁾	Package Type	Package Drawing	Pins	Package Qty	Eco Plan ⁽²⁾	Lead/Ball Finish	MSL Peak Temp ⁽³⁾	Samples (Requires Login)
TPS2543RTER	ACTIVE	WQFN	RTE	16	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR	
TPS2543RTET	ACTIVE	WQFN	RTE	16	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR	

⁽¹⁾ マーケティング・ステータスは次のように定義されています。

ACTIVE: 製品デバイスが新規設計用に推奨されています。

LIFEBUY: TIによりデバイスの生産中止予定が発表され、ライフタイム購入期間が有効です。

NRND: 新規設計用に推奨されていません。デバイスは既存の顧客をサポートするために生産されていますが、TIでは新規設計にこの部品を使用することを推奨していません。

PREVIEW: デバイスは発表済みですが、まだ生産が開始されていません。サンプルが提供される場合と、提供されない場合があります。

OBSOLETE: TIによりデバイスの生産が中止されました。

⁽²⁾ エコ・プラン - 環境に配慮した製品分類プランであり、Pb-Free (RoHS)、Pb-Free (RoHS Expert) および Green (RoHS & no Sb/Br) があります。最新情報および製品内容の詳細については、<http://www.ti.com/productcontent> でご確認ください。

TBD: Pb-Free/Green変換プランが策定されていません。

Pb-Free (RoHS): TIにおける“Lead-Free”または“Pb-Free”(鉛フリー)は、6つの物質すべてに対して現在のRoHS要件を満たしている半導体製品を意味します。これには、同種の材質内で鉛の重量が0.1%を超えないという要件も含まれます。高温で半田付けするように設計されている場合、TIの鉛フリー製品は指定された鉛フリー・プロセスでの使用に適しています。

Pb-Free (RoHS Exempt): この部品は、1) ダイとパッケージの間に鉛ベースの半田バンプ使用、または 2) ダイとリードフレーム間に鉛ベースの接着剤を使用、が除外されています。それ以外は上記の様にPb-Free (RoHS) と考えられます。

Green (RoHS & no Sb/Br): TIにおける“Green”は、“Pb-Free”(RoHS互換)に加えて、臭素 (Br) およびアンチモン (Sb) をベースとした難燃材を含まない (均質な材質中のBrまたはSb重量が0.1%を超えない) ことを意味しています。

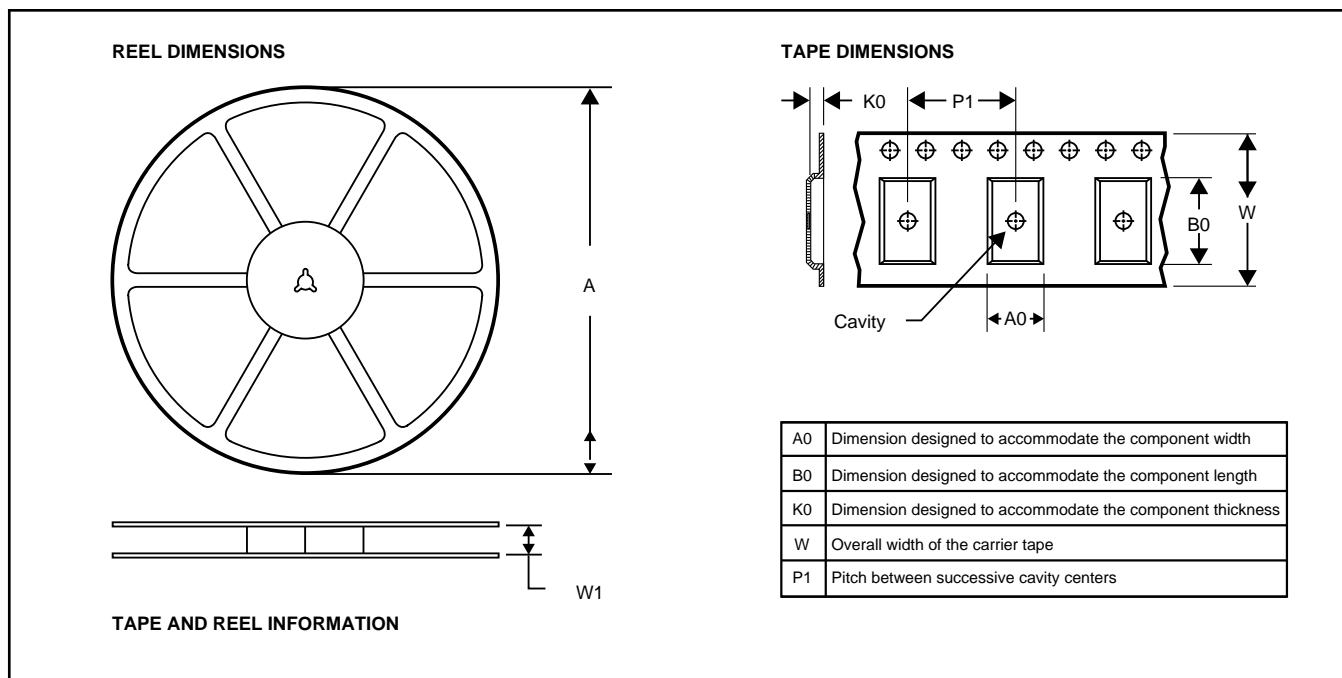
⁽³⁾ MSL、ピーク温度 -- JEDEC業界標準分類に従った耐湿性レベル、およびピーク半田温度です。

重要な情報および免責事項: このページに記載された情報は、記載された日付時点でのTIの知識および見解を表しています。TIの知識および見解は、第三者によって提供された情報に基づいており、そのような情報の正確性について何らの表明および保証も行うものではありません。第三者からの情報をより良く統合するための努力は続けております。TIでは、事実を適切に表す正確な情報を提供すべく妥当な手順を踏み、引き続きそれを継続してゆきますが、受け入れる部材および化学物質に対して破壊試験や化学分析は実行していない場合があります。TIおよびTI製品の供給者は、特定の情報を機密情報として扱っているため、CAS番号やその他の制限された情報が公開されない場合があります。

TIは、いかなる場合においても、かかる情報により発生した損害について、TIがお客様に1年間に販売した本書記載の問題となった TIパーツの購入価格の合計金額を超える責任を負いかねます。

パッケージ・マテリアル情報

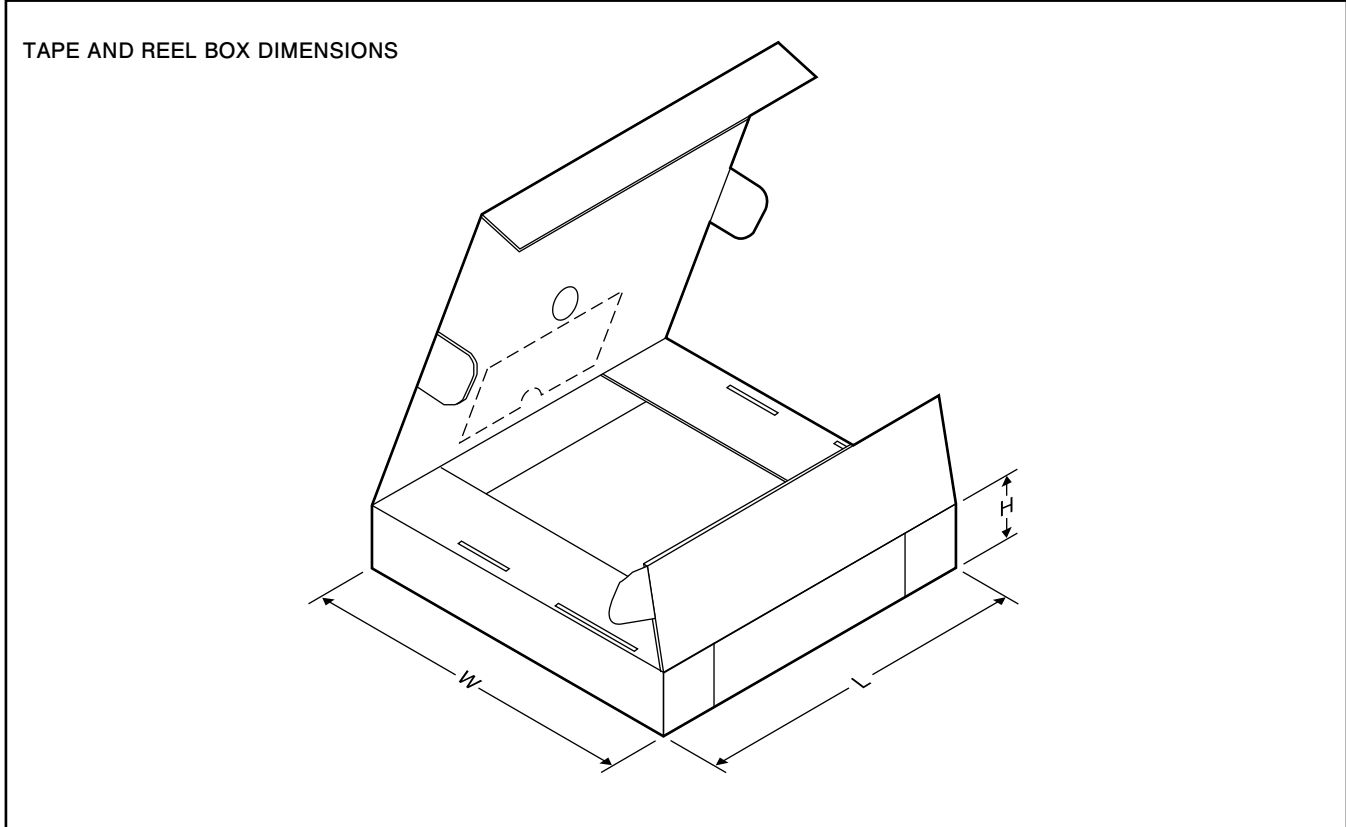
テープおよびリール・ボックス情報



*All dimensions are nominal

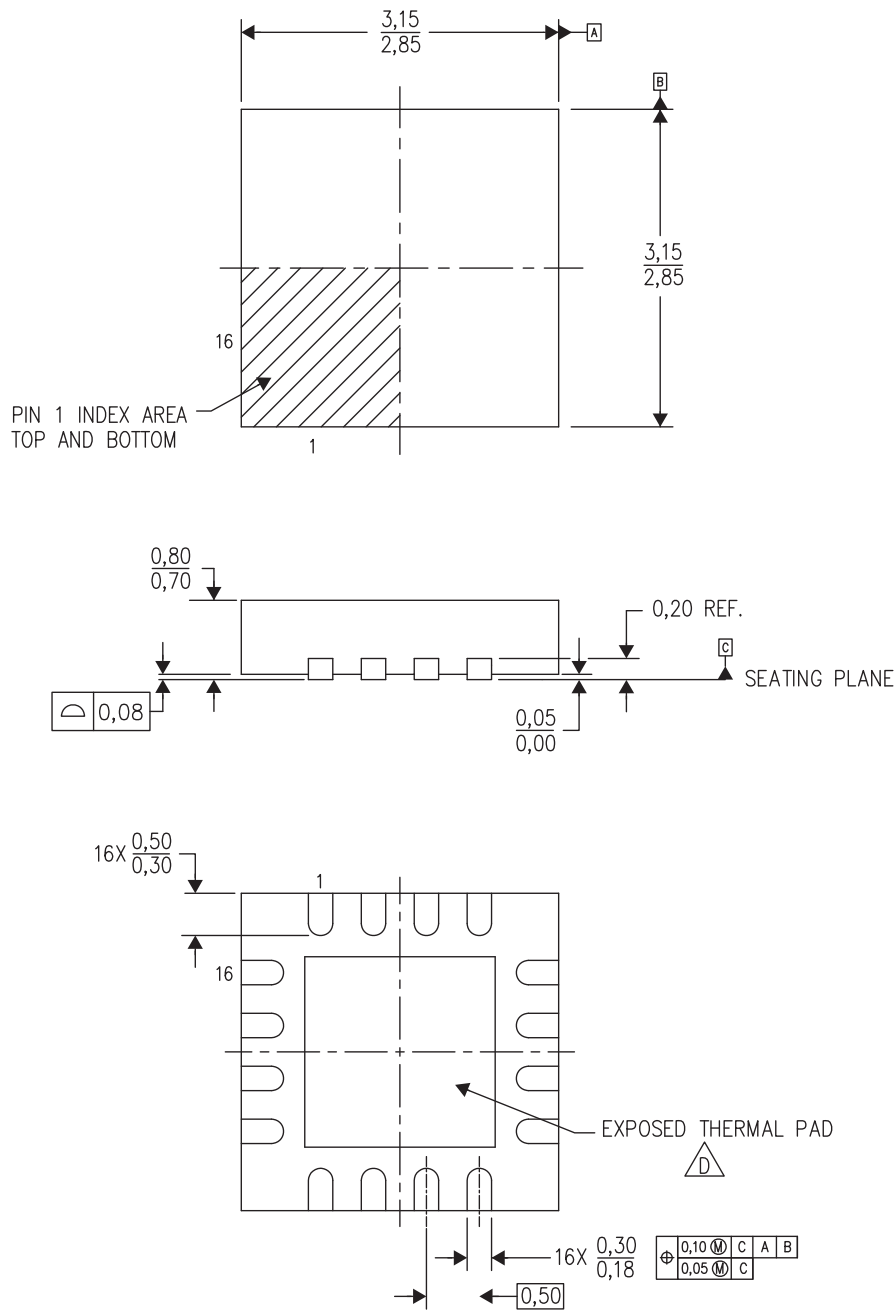
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS2543RTER	WQFN	RTE	16	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
TPS2543RTET	WQFN	RTE	16	250	180.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2

パッケージ・マテリアル情報



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS2543RTER	WQFN	RTE	16	3000	367.0	367.0	35.0
TPS2543RTET	WQFN	RTE	16	250	210.0	185.0	35.0



4205254/D 01/11

注：A. 直線寸法はすべてミリメートル単位です。寸法および許容誤差は、ASME Y14.5M-1994によります。

B. 本図は予告なしに変更することがあります。

C. QFN(クワッド・フラットパック・ノーリード)パッケージ構造。

△ パッケージのサーマルパッドは、熱的および機構的特性を得るために基板に半田付けする必要があります。

露出サーマルパッドの寸法に関する詳細は、製品データシートをご覧ください。

E. JEDEC MO-220に準拠します。

サーマルパッド・メカニカル・データ

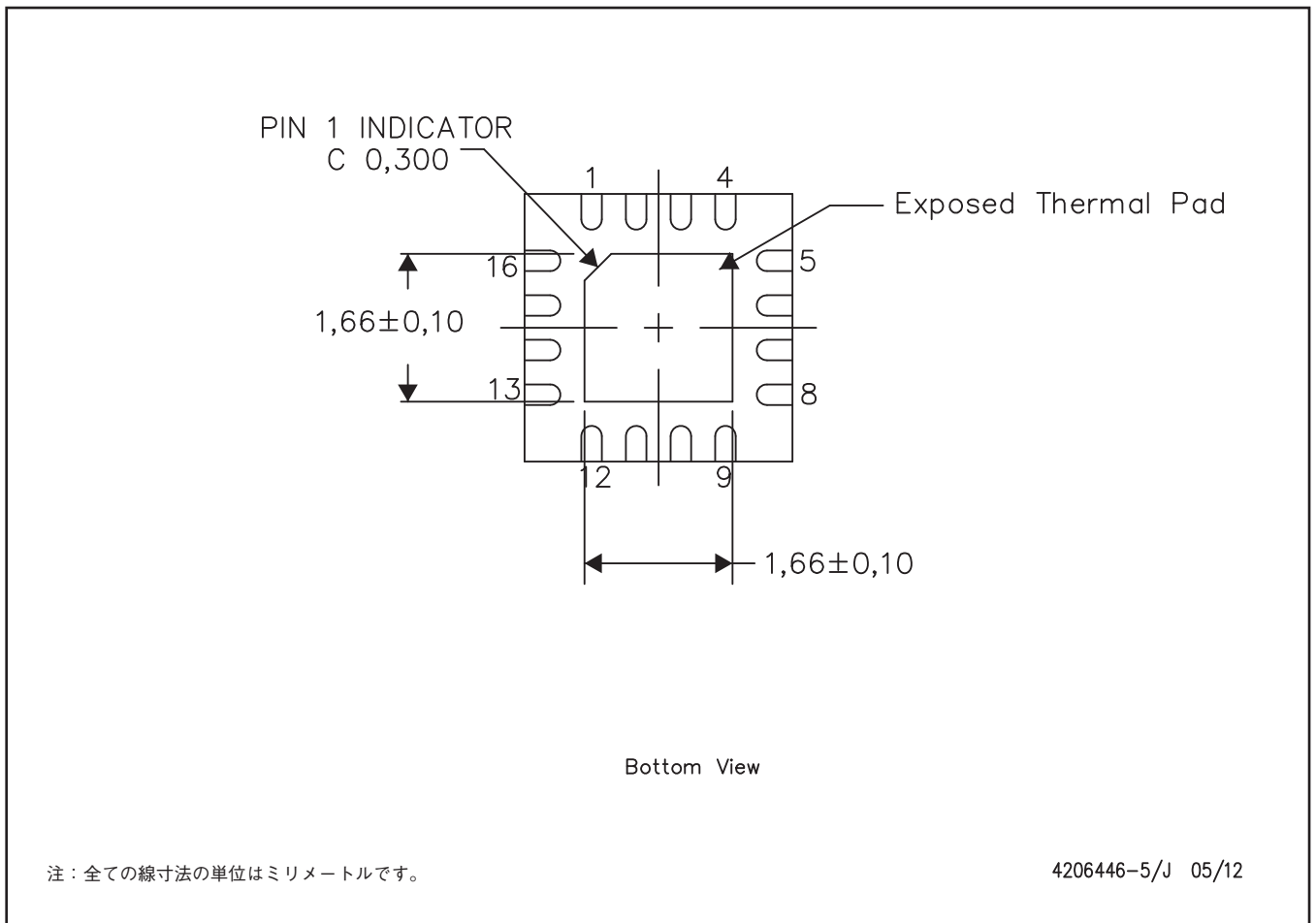
RTE(S-PWQFN-N16)

熱的特性に関する資料

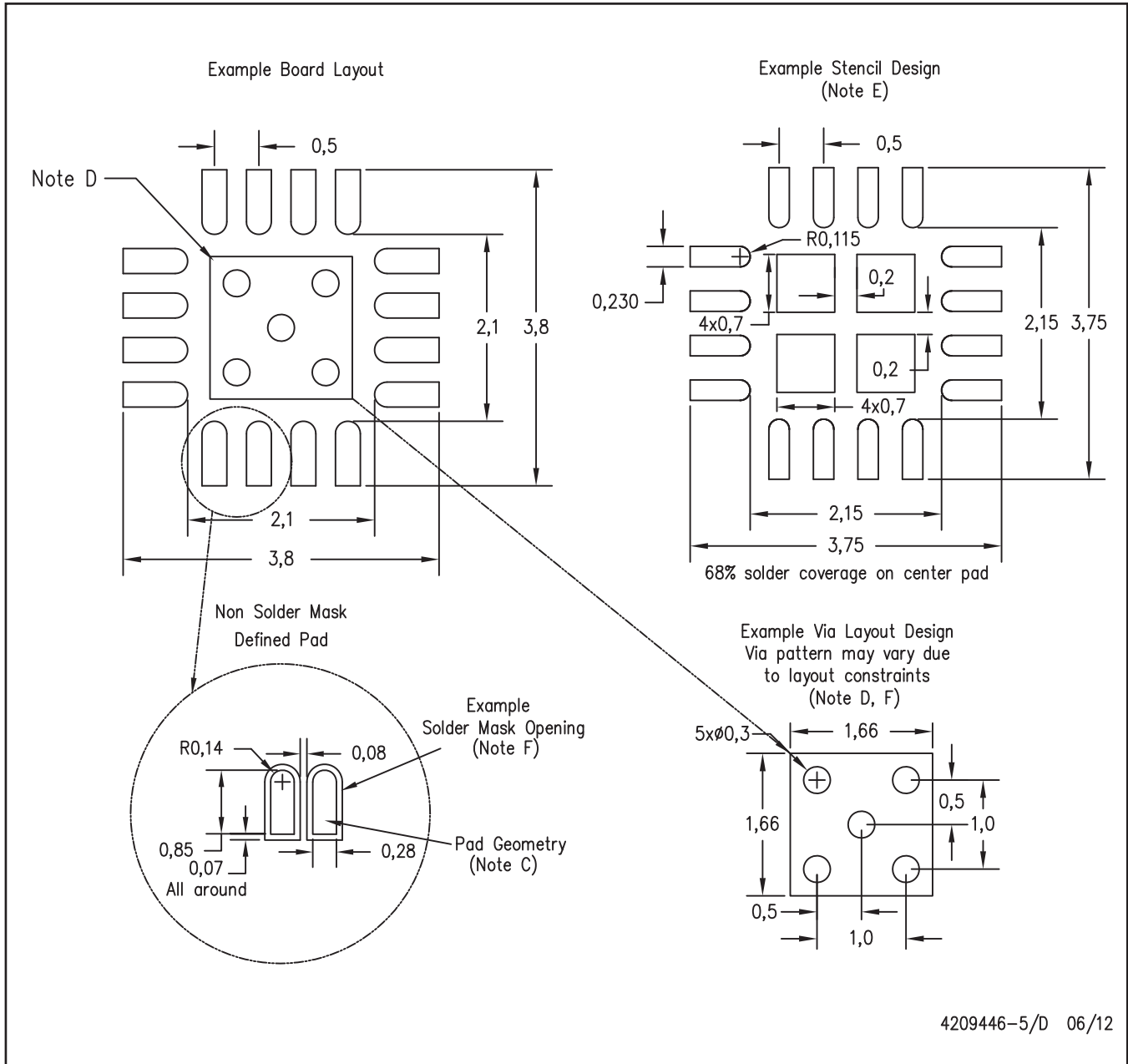
このパッケージには、外部ヒートシンクに直接接続するように設計された、露出したサーマルパッドが装備されています。このサーマルパッドは、プリント基板 (PCB) をヒートシンクとして使用できるように、PCBに直接半田付けする必要があります。また、サーマルビアを使用して、サーマルパッドをグランドプレーンまたはPCB内に設計された特別なヒートシンク構造に直接接続することができます。この設計により、ICからの熱伝導が最適化されます。

QFN(Quad Flatpack No-Lead)パッケージとその利点については、アプリケーションレポート『Quad Flatpack No-Lead Logic Packages』(Texas Instruments文献番号SLUA271)を参照してください。このドキュメントは、ホームページwww.ti.comで入手できます。

このパッケージの露出したサーマルパッドの寸法を次の図に示します。に設計された、露出したサーマルパッドが装備されています。



サーマルパッド寸法図



- 注：A. 全ての線寸法の単位はミリメートルです。
 B. 図は予告なく変更することがあります。
 C. 代替設計には、IPC-7351規格を推奨します。
 D. このパッケージは、基板上のサーマル・パッドに半田付けされるように設計されています。熱に関する具体的な情報、ビア要件、および推奨基板レイアウトについては、アプリケーション・ノート『Quad Flat-Pack Packages』(TI文献番号 SLUA271) および製品データシートを参照してください。これらのドキュメントは、ホームページwww.ti.comで入手できます。
 E. レーザ切断開口部の壁面を台形にし、角に丸みを付けることで、ペーストの離れがよくなります。ステンシル設計要件については、基板組み立て拠点にお問い合わせください。ステンシル設計上の考慮事項については、IPC 7525を参照してください。
 F. 信号パッド間および信号パッド周囲の半田マスク許容差については、基板組み立て拠点にお問い合わせください。

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated (TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間に取り引契約が締結されている場合は、当該契約条件に基づき、また当該取り引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは是認するということを含みません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータブックもしくはデータシートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション(例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの)に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されておられません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されておられません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2013, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光があたる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上